

1/5/1 (Item 1 from file: 351)
DIALOG(R) File 351: Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

011738756 **Image available**
WPI Acc No: 1998-155666/ 199814
XRPX Acc No: N98-124292

Multi-thread execution method using highly efficient microprocessor -
involves providing instruction that decides order by which thread is
generated and eliminated, to limit data dependence relationships between
parent and element thread within stipulated thread-generating procedure

Patent Assignee: NEC CORP (NIDE)

Inventor: TORII S

Number of Countries: 002 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 10027108	A	19980127	JP 96183533	A	19960712	199814 B
US 6389446	B1	20020514	US 97888590	A	19970630	200239
US 20020147760	A1	20021010	US 97888590	A	19970630	200269
			US 2002114075	A	20020403	

Priority Applications (No Type Date): JP 96183533 A 19960712

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 10027108	A		26	G06F-009/46	
US 6389446	B1			G06F-009/00	
US 20020147760	A1			G06F-009/00	Div ex application US 97888590 Div ex patent US 6389446

Abstract (Basic): JP 10027108 A

The method involves preparing several thread-executing portions that perform parallel threading operations. The parent thread which includes thread-generating and completing procedures is supplied into one of the executing portions. The portion containing the parent thread is made to execute a thread-generating procedure that forms an element thread containing another set of generating and completing procedures. One of the thread-executing portions then performs a completing procedure to terminate the parent thread, after which an element thread is supplied to one of the other executing portions from which another thread-generating procedure is to be executed.

One thread-generating procedure is stipulated to be performed for each executing portion. The element thread then provides an instruction that decides the order by which a thread is to be generated and eliminated. As a result, the data dependence relationship between the parent and element thread is limited only to the stipulated procedure per executing portion.

ADVANTAGE - Simplifies thread management to operation cost.
Improves threading capability by restricting speculative thread-forming.

Dwg.1/24

Title Terms: MULTI; THREAD; EXECUTE; METHOD; HIGH; EFFICIENCY;
MICROPROCESSOR; INSTRUCTION; DECIDE; ORDER; THREAD; GENERATE; ELIMINATE;
LIMIT; DATA; DEPEND; RELATED; PARENT; ELEMENT; THREAD; STIPULATED; THREAD
; GENERATE; PROCEDURE

Derwent Class: T01

International Patent Class (Main): G06F-009/00; G06F-009/46

File Segment: EPI

1/5/2 (Item 1 from file: 347)
DIALOG(R) File 347: JAPIO
(c) 2004 JPO & JAPIO. All rts. reserv.

05744008 **Image available**
METHOD FOR THREAD EXECUTION

PUB. NO.: 10-027108 A]
PUBLISHED: January 27, 1998 (19980127)
INVENTOR(s): TORII ATSUSHI
APPLICANT(s): NEC CORP [000423] (A Japanese Company or Corporation), JP
(Japan)
APPL. NO.: 08-183533 [JP 96183533]
FILED: July 12, 1996 (19960712)
INTL CLASS: [6] G06F-009/46; G06F-009/46
JAPIO CLASS: 45.1 (INFORMATION PROCESSING -- Arithmetic Sequence Units)
JAPIO KEYWORD: R131 (INFORMATION PROCESSING -- Microcomputers &
Microprocessors)

ABSTRACT

PROBLEM TO BE SOLVED: To attain efficient thread scheduling by simplifying the thread scheduling of a multi-thread.

SOLUTION: One thread execution part executes a thread generating instruction 2 for a thread #0, generates a new thread #1 and executes a thread end instruction 3 for the thread #0 to end the execution of the thread 90. The other thread generating instruction 2 executes a thread generating instruction 2 for the thread #1, generates a new thread #2 and executes a thread end instruction 3 for the thread #1 to end the execution of the thread #1. Thus the generation frequency of a slave thread by a master thread is regulated only to once and the order of generation and end of threads is uniquely regulated. Since the dependence relation 4 between threads is regulated only to a direction from the master thread to the slave thread, the cost of thread scheduling can be reduced.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-27108

(43) 公開日 平成10年(1998) 1月27日

(51) Int.Cl.⁶

G 0 6 F 9/46

識別記号

3 4 0

3 6 0

庁内整理番号

F I

G 0 6 F 9/46

技術表示箇所

3 4 0 B

3 6 0 B

審査請求 有 請求項の数10 O L (全 26 頁)

(21) 出願番号

特願平8-183533

(22) 出願日

平成8年(1996) 7月12日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 鳥居 淳

東京都港区芝五丁目7番1号 日本電気株式会社内

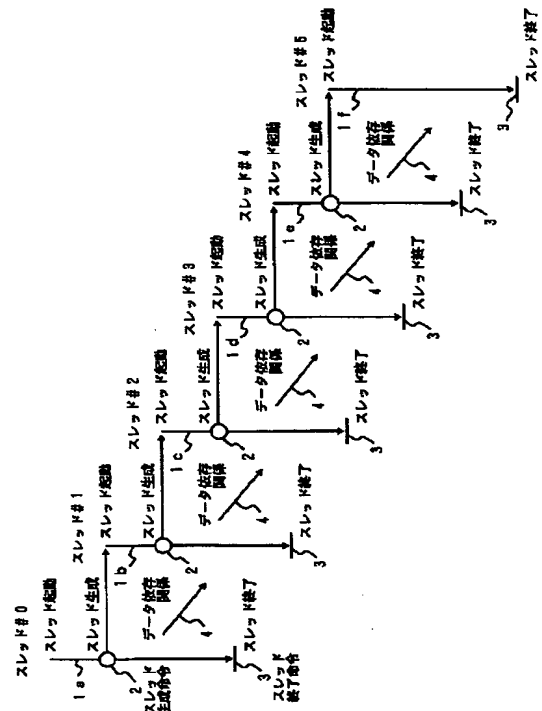
(74) 代理人 弁理士 後藤 洋介 (外2名)

(54) 【発明の名称】 スレッド実行方法

(57) 【要約】

【課題】 マルチスレッドのスレッドスケジューリングを単純化することによって、効率的なスレッドスケジューリングを実現する。

【解決手段】 一つのスレッド実行部は、スレッド#0のスレッド生成命令2を実行して、新しいスレッド#1を生成し、その後、スレッド#0のスレッド終了命令3を実行して、スレッド#0の実行を終了する。もう一つのスレッド実行部は、スレッド#1のスレッド生成命令2を実行して、新しいスレッド#2を生成し、その後、スレッド#1のスレッド終了命令3を実行して、スレッド#1の実行を終了する。このように親スレッドが子スレッドを生成する回数を高々1回と規定し、スレッド生成、終了順序を一意に規定する。このようなスレッド間の依存関係4を親スレッドから子スレッド方向のみに限定することによって、スレッドスケジューリングのコストを低減する。



1

【特許請求の範囲】

【請求項1】 複数のスレッドを並列に実行する複数のスレッド実行部を用意し、

前記複数のスレッド実行部の一つに、スレッド生成手続き及びスレッド終了手続きを含む親スレッドを供給し、前記複数のスレッド実行部の前記一つに前記親スレッドの前記スレッド生成手続きを実行させて、スレッド生成手続き及びスレッド終了手続きを含む子スレッドを生成させ、その後、前記複数のスレッド実行部の前記一つに、前記親スレッドの前記スレッド終了手続きを実行させて、前記親スレッドを終了させ、

前記子スレッドを前記複数のスレッド実行部の異なる一つに供給し、前記複数のスレッド実行部の前記異なる一つに前記子スレッドを前記親スレッドとして実行させるスレッド実行方法であって、

前記複数のスレッド実行部の各々に前記スレッド生成手続きを実行させる回数を、前記親スレッド及び前記子スレッドの各々に対して高々1回に規定する規定と、前記子スレッドは前記親スレッドが生存中の間は終了できないという規定とを設けることによって、スレッドの生成順序及び消滅順序を一意に定め、

前記親スレッド及び前記子スレッド間のデータ依存関係を親スレッドから子スレッド方向へ限定することを特徴とするスレッド実行方法。

【請求項2】 前記複数のスレッド実行部に加え、スレッド実行部の状態を管理する共有のスレッド管理部を用意し、そのスレッド管理部において、スレッド実行部の状態とスレッドの親子関係情報を保持し、

子スレッドの生成および親スレッドの終了を行なう場合に、スレッド実行部から子スレッド生成処理要求およびスレッド終了処理要求をスレッド管理部に送信し、スレッド管理部は要求を行なったスレッド実行部が、前記規定を満たすことを調べ、

前記規定が満たされている場合には、スレッド生成処理もしくは終了処理を要求したスレッド実行部に対して指示し、

スレッド管理部の持つ内部情報を更新することを特徴とする請求項1に記載のスレッド実行方法。

【請求項3】 前記複数のスレッド実行部の各々にスレッド管理部を設け、このスレッド管理部の間をリング状に結合する情報伝達線を設け、この情報伝達線によってスレッドの親子関係情報及びスレッドの実行状況の情報を隣接スレッドに伝達し、

前記複数のスレッド実行部の各々が子スレッドの生成を行なう際には、規定の方向の隣接スレッド実行部が、待機状態にある場合には、子スレッド生成を隣接スレッド実行部に依頼し、実行状態にある場合には、スレッド生成を待機状態になるまで遅延し、

前記複数のスレッド実行部の各々がスレッドの終了を行なう場合には、自スレッドに対する親スレッド終了を確

2

認して後い、スレッドを終了することを特徴とする請求項1に記載のスレッド実行方法。

【請求項4】 スレッド実行部もしくはスレッド管理部に処理上の不都合が生じた場合には、情報伝達線をスレッド管理部を通さずに隣接スレッド管理部に接続することによってシステムの冗長性を向上させたことを特徴とする請求項3に記載のスレッド実行方法。

【請求項5】 スレッド生成に必要なプログラムカウンタの値や親スレッド番号、親スレッドから継承する情報をスレッド情報として蓄えるスレッドバッファ部を一つ設け、

スレッドバッファ部はスレッド管理部及びスレッド実行部と、情報を交換する手段を具備し、

待機状態であるスレッド実行部がシステム中に存在しない場合には、スレッドバッファに対して必要な情報を送り、

スレッド実行部で実行していたスレッドが終了し、待機状態になった場合に、スレッドバッファ部にスレッド情報が存在する場合には、スレッドバッファ部に格納されていたスレッドを起動することを特徴とする請求項2～4のいずれかに記載のスレッド実行方法。

【請求項6】 親スレッドが子スレッドを生成する前に、親スレッド側の手続きによって子スレッドの実行上の属性を設定し、

その後生成された子スレッドは、その属性にしたがった動作を行ない、

スレッド生成後に親スレッドは別の手続きによって子スレッドの実行上の属性を変更することを特徴とする請求項1に記載のスレッド実行方法。

【請求項7】 子スレッド側で親スレッドの実行を待ち合わせる手続きを用意し、手続き実行後は親スレッドが規定の状態に達するまで、子スレッドの実行を中断することを特徴とする請求項1および請求項6のいずれかに記載のスレッド実行方法。

【請求項8】 親スレッドがプログラム実行上の正当性が確定する前に、子スレッド生成の投機的に生成するための特殊手続きと、正当性が確認された後にその結果を子スレッドに伝えるための特殊手続きと、不当な生成である場合に子スレッドの実行を取り消すための特殊手続きを加え、

また、スレッド実行部に、実行に伴う作用を取り消すための機構を加え、この機構の許容する範囲内でスレッドの仮実行を行ない、

親スレッドのスレッド実行部が子スレッドの実行が正当であるという特殊手続きを実行すると、その情報が子スレッドを実行しているスレッド実行部に伝えられ、子スレッド実行部は通常の実行状態に移移し、

親スレッドのスレッド実行部がスレッド実行取消手続きを実行すると、その情報が子スレッドを実行しているスレッド実行部に伝えられ、子スレッドの実行を取り消す

機能を備え、

さらに、親スレッドのスレッド実行部がスレッド実行取消手続きを実行した場合には、スレッド生成を行なっていないという状態に戻すことを特徴とする請求項1、6、及び7のいずれかに記載のスレッド実行方法。

【請求項9】 請求項2に記載のスレッド実行方法において、親スレッドで指定した子スレッドの属性を保持しておく手段を備え、子スレッドの状態は本部の値の論理和をとることによって決定し、このスレッド管理部を用いることによって、各スレッド実行部の実行状態を遷移させて、請求項6に記載のスレッド実行方法を実現することを特徴とするスレッド実行方法。

【請求項10】 請求項3に記載のスレッド実行方法において、親スレッドが設定する子スレッドの実行情報を、リング上に結合する情報伝達線で子スレッドを実行するスレッド実行部に伝達し、親スレッドからの状態と次スレッドによる子スレッドの設定の論理和をさらに子スレッドに伝え、それらの論理和によって自スレッドの状態を決定することを特徴とするスレッド実行方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数のスレッドを同時に実行する高性能マイクロプロセッサを用いたマルチスレッド実行方法に関する。

【0002】

【従来の技術】問題の持つ並列性を活用し、単一のプログラムを複数の命令流（スレッド）群に分割して、それらを並列に実行することによって、性能を向上させるプログラム実行方法として、マルチスレッド実行方法が数多く提案されている。このマルチスレッド実行方法によれば、スレッドはスレッド生成を意味するフォーク動作によって生成される。ここでは、フォーク動作を行なったスレッドを親スレッド、生成された新しいスレッドを子スレッドと呼ぶ。スレッドはマルチスレッド化されたプログラムにおいて、ある規定された動作を行なった後に消滅する。つまり、プログラム実行過程において、数々のスレッドの生成と終了が繰り返されることになる。

【0003】このスレッドは、プロセッシングユニットなどのスレッド実行部に割り当てられる。スレッド実行部が物理的に複数存在するシステムでは、複数のスレッドを同時に実行することが可能となり、逐次処理からの性能向上が期待できる。また、個々のスレッド実行部に複数のスレッドを割り当てることによって、同期ミスや、資源競合、キャッシュミスが生じた際に現在実行しているスレッドを待機状態にして、別のスレッドを起動することによって、これらの要因による遅延を見かけ上隠蔽し資源の利用効率をあげることが可能になる。

【0004】このようなマルチスレッド実行方法を説明

した代表的な文献としては、R. S. Nikhil等による“A Multithreaded Massively Parallel Architecture” (Proceedings of the 19th Annual International Symposium on Computer Architecture, ページ156-167, May 1992) や、D. E. Culler等による“Finegrain Parallelism with Minimal Hardware Support: A Compiler-Controlled Threaded Abstract Machine” (Proceedings of the Fourth International Conference on Architectural Support for Programming Languages and Operating Systems, ページ164-175, April 1991) などがあげられる。

【0005】しかしながら、このスレッド生成、消滅、待機状態への変更、復帰などの発生頻度が他の処理に対して多い場合には、スレッド生成、消滅、待機状態への変更、復帰などのスレッドスケジューリングの効率によって並列処理全体の効率を決定することになり、このコストを低減することが、効率的な並列処理を行なう場合に肝要になる。プログラムの持つ並列性の少ない問題では、1スレッドあたりの処理量が小さくなったり、同時に存在するスレッド数が、スレッド実行部の数を大幅に上回る状態になると、スレッド実行コストやスレッドスケジューリングコストが飛躍的に増大するという欠点があった。

【0006】これに対して、処理量の小さな細粒度スレッドを効率的に実行するスレッド実行方法と実行装置が提案されている。例えば、細粒度スレッドの並列処理プロセッサの例として、Gurinder S. Sohi等が発表した論文“Multiscalar Processor” (The 22nd International Symposium on Computer Architecture, IEEE Computer Society Press, 1995, ページ414-425) があげられる。これに開示されたマルチスカラー・プロセッサでは、単一のプログラムをいくつかの基本ブロックの集合である「タスク」に分割し、これを並列に実行処理できるプロセッサで処理する。

【0007】図23は、このマルチスカラー・プロセッサを例示している。マルチスカラー・プロセッサは、シーケンサ73、プロセッシングユニット74、結合ネットワーク75、データバンク76から構成される。プロセッシングユニット74は命令キャッシュ77、実行ユニット78、レジスタファイル79から構成され、シス

テムに複数存在する。また、プロセッシングユニット74に対応してデータバンク76も複数存在し、データバンク76は、ARB（アドレス・レゾリューション・バッファ：Address Resolution Buffer）80、データキャッシュ81とから構成される。複数のタスクの同時実行の管理は制御フロー情報が記載されたタスク記述子（task descriptor）を用いてシーケンサ73によって動的／静的に行なわれ、各プロセッシングユニット74にタスクを割り付ける。シーケンサ73は、タスクをプロセッシングユニット74に割りつけると、次のタスクの割りつけを行なうべくタスク記述子を調べる。

【0008】また、類似のスレッド実行方法としては、Pradeep K. Dubey等発表した論文“Single-Program Speculative Multithreading (SPSM) Architecture: Compiler-assisted Fine-Grained Multithreading” (Parallel Architectures and Compilation Techniques, IFIP 1995)にも示されている。

【0009】図24はSPSMアーキテクチャにおけるスレッド実行方法の概念図である。図24において、シングルプログラム82中に、スレッド生成命令84とスレッド待ち合わせ命令85が組み込まれている。スレッド生成命令84を実行すると、実行を先回りするフューチャースレッド83を生成する。フューチャースレッド83はスレッド待ち合わせ命令85まで実行して、本来の実行が追いつくのを待ち合わせて結果をマージする。フューチャースレッド83は本来の実行と並列に動作することによって、速度向上を図るというものである。

【0010】

【発明が解決しようとする課題】しかしながら、前記のスレッド実行方法では、フォーク命令を実行したり、タスク記述子によってスレッドを起動する際に、待機状態のスレッド実行部が存在しない場合には、スレッドが生成できずプログラムが期待する振舞いができない現象が生じる可能性があった。また、スレッド生成をスレッド実行部が確保できるまで保留にした場合でも、その後のスレッド生成が継続されるため、スレッド数が増加するなどの欠点があった。また、スレッド間の対応関係を保持しておく必要や、スレッド管理は並列システム中で集中的に行なわなくてはならないので、スレッド管理部の制約によってスレッド実行部数が制限されてしまったり、スレッド管理方法自身が複雑になり、スレッド管理部のハードウェア化が簡単にはできないという欠点があった。

【0011】本発明の課題は、スレッドスケジューリングコストを低減しつつ、前述の欠点を除去したスレッド実行方法を提供することにある。

【0012】

【課題を解決するための手段】本発明によれば、複数のスレッドを並列に実行する複数のスレッド実行部を用意し、前記複数のスレッド実行部の一つに、スレッド生成手続き及びスレッド終了手続きを含む親スレッドを供給し、前記複数のスレッド実行部の前記一つに前記親スレッドの前記スレッド生成手続きを実行させて、スレッド生成手続き及びスレッド終了手続きを含む子スレッドを生成させ、その後、前記複数のスレッド実行部の前記一つに、前記親スレッドの前記スレッド終了手続きを実行させて、前記親スレッドを終了させ、前記子スレッドを前記複数のスレッド実行部の異なる一つに供給し、前記複数のスレッド実行部の前記異なる一つに前記子スレッドを前記親スレッドとして実行させるスレッド実行方法であって、前記複数のスレッド実行部の各々に前記スレッド生成手続きを実行させる回数を、前記親スレッド及び前記子スレッドの各々に対して高々1回に規定する規定と、前記子スレッドは前記親スレッドが生存中の間は終了できないという規定とを設けることによって、スレッドの生成順序及び消滅順序を一意に定め、前記親スレッド及び前記子スレッド間のデータ依存関係を親スレッドから子スレッド方向へ限定することを特徴とするスレッド実行方法が得られる。

【0013】このように、本発明では、スレッド生成を1スレッドで高々1回と規定し、スレッドの生成順序及び終了順序を静的に一意に定める。これらスレッドの生成、終了は特殊命令を用いることによって行なう。また、スレッド間の依存関係を親スレッドから子スレッド方向に限定することにより、スレッド実行部が確保できない場合に実行が保留となる子スレッドの数は高々1スレッドに限定される。

【0014】本スレッド実行方法に従えば、スレッド間の直接の関係は、一対一に限定されるため、スレッドのスケジューリング管理が容易になる。さらに、このスレッド実行方法に基づいたスレッド管理部を用意する。スレッド管理部は並列システム中に集中型と分散型が構築できる。分散型の場合は隣接するスレッド管理部とのみ交信を行なうことによってスレッド管理が実現できるため、スレッド実行部数が増えた場合も現実的に対応できる。

【0015】

【発明の実施の形態】次に本発明の実施例について図面を参照して説明する。

【0016】以下に述べる本発明の実施例のすべてについて特殊手続きを命令セットとして定義した特殊命令として示している。また、本発明は以下に述べる本発明の実施例に限定されるものではなく、当業者が種々の他の方法で本発明を容易に実施可能である。

【0017】図1は、本発明の第1の実施例によるマルチスレッドの実行方法を説明するための図である。この

7

本発明の第1の実施例は請求項1の発明を実施するためのものである。

【0018】図1において、スレッド生成命令2は、一つのスレッドから新しいスレッドを生成するためのものである。また、スレッド終了命令3は、当該スレッドの実行を終了するためのものである。

【0019】例えば、スレッド生成命令2は、スレッド#0(1a)からスレッド#1(1b)を生成する。スレッド終了命令3は、スレッド#0(1a)の実行を終了する。別のスレッド生成命令2は、スレッド#1(1b)からスレッド#2(1c)を生成する。別のスレッド終了命令3は、スレッド#1(1b)の実行を終了する。更に別のスレッド生成命令2は、スレッド#2(1c)からスレッド#3(1d)を生成する。更に別のスレッド終了命令3は、スレッド#2(1c)の実行を終了する。同様に、スレッド#3(1d)からスレッド#4(1e)が生成された後、スレッド#3(1d)の実行は終了される。スレッド#4(1e)からスレッド#5(1f)が生成された後、スレッド#4(1e)の実行は終了される。

【0020】このように、スレッド#1(1b)に対する親スレッドはスレッド#0(1a)となり、スレッド#1(1b)に対する子スレッドはスレッド#2(1c)となる。スレッド間にデータ依存関係4がある場合、この依存は親スレッドから子スレッド方向に限定され、必要に応じて同期をとることによって、依存するデータの生産と消費のタイミングをとる。また、親スレッドのスレッド終了命令3が子スレッドのスレッド終了命令3より先に実行される必要があるため、子スレッドのスレッド終了命令3の実行は、親スレッドのスレッド終了命令3が実行されて親スレッドが終了されるまで、ウェイトされる。

【0021】図2は、このようなマルチスレッドの実行方法に従って、4個のスレッド実行部#0、#1、#2、及び#3から構成される並列処理システム上で並列処理を行なった際のタイミングチャートを示す。図1及び図2を参照して、スレッド実行部#0がスレッド#0のスレッド生成命令2を実行すると、スレッド実行部#0は新しいスレッド#1を生成し、スレッド実行部#1にスレッド#1を供給する。スレッド実行部#1はスレッド#1のスレッド生成命令2を実行すると、スレッド#2を生成し、スレッド実行部#2にスレッド#2を供給する。また、スレッド#1はスレッド#0が終了されるまで、終了されない。同様に、スレッド#2はスレッド#1が終了されるまで終了されない。

【0022】このように、スレッド生成命令2の実行を、1スレッド中で高々1回に制限し、スレッドの生成順序と同様に終了させることによって、スレッド実行部#0～#3に割り付けられるスレッドが静的に確定できる。なお、あるスレッド実行部がスレッド生成命令2を

8

実行する際に、スレッドを実行していない他のスレッド実行部(すなわち、フリー状態であるスレッド実行部)が存在しない場合には、フリー状態であるスレッド実行部が生じるまで、前述のスレッド実行部はスレッド生成命令の実行をウェイトすることになる。

【0023】このマルチスレッド実行方法に従ったスレッドの生成例についての例を述べる。以下のようなループ処理について考える。このコードは米国MIPS Technology INC.社のRISCプロセッサR3000シリーズの命令セットから単純化のために分岐遅延スロットを取り除いたものである。このループでは、レジスタr1が0になるまでループをして、0x40f044番地に示されるサブルーチンをコールするものである。

【0024】

```
40f040:   addu    r4,r14,r18
40f044:   jal     0x40e99c <0x40e99c>
40f048:   addiu   r17,r17,0x8
40f04c:   slti    r1,r17,0x40
40f050:   sll     r14,r17,1
40f054:   bne     r1,r0,-0x18 <0x40f040>
```

このループの1反復を1スレッドとして定義して、マルチスレッド化したコード例を以下に示す。

【0025】

```
40f040:   fork    0x10 <0x40f050>
40f044:   addu    r4,R14,R18
40f048:   jal     0x40e99c <0x40e99c>
40f04c:   term
40f050:   addiu   r17,r17,0x8
40f054:   slti    r1,r17,0x40
40f058:   sll     r14,r17,1
40f05c:   bne     r1,r0,-0x20 <0x40f040>
```

この例ではスレッド生成命令をfork命令、スレッド終了命令をterm命令と定義しており、サブルーチン内によるメモリの書き替えアドレスは競合せず、また、サブルーチン内ではスレッド生成を行なっていないことを前提としている。

【0026】本発明によって、スレッド間のスケジューリングを容易に静的に割り付けることが可能となり、また同時に存在するスレッド数がスレッド実行部を上回るものがなくなるため、常にスレッド数の上限が保証され、効率的なスレッド管理が可能となる。

【0027】図3は、本発明の第2の実施例によるマルチスレッドの実行方法を実施するための実行装置のブロック図である。この本発明の第2の実施例は請求項2の発明を実施するためのものである。

【0028】図3の実行装置は、4スレッド並列実行型プロセッサである。図3において、スレッド実行部#0(6a)、#1(6b)、#2(6c)、及び#3(6d)はスレッド管理部5と接続され、スレッド実行部6

(添字削除)間はスレッド実行部間交信バス7と接続されている。

【0029】図4はスレッド管理部5の詳細なブロック図である。スレッド管理部5はスレッド管理シーケンサ8とスレッド状態テーブル9から構成されており、スレッド状態テーブル9ではスレッド実行部6の個数分のエントリが用意されている。各エントリはスレッド状態エントリ10、親スレッド実行部番号エントリ11、子スレッド実行部番号エントリ12から構成される。スレッド状態エントリ10は対応するスレッド実行部6のビジー状態/フリー状態を識別するために用いられ、親スレッド実行部番号エントリ11及び子スレッド実行部番号エントリ12は該当スレッド実行部6で実行されているスレッドの親スレッド及び子スレッドが実行されているスレッド実行部6の番号を示す。

【0030】以下、スレッド生成時およびスレッド終了時のスレッド管理ユニット5の動作アルゴリズムを説明する。これらのアルゴリズムは主としてスレッド管理シーケンサ8の状態遷移で行なわれる。

【0031】図5はスレッド管理シーケンサ8のスレッド生成時のアルゴリズムを示したフローチャートである。

【0032】図3～図5を参照して、スレッド実行部6が、スレッド生成命令2を実行すると、スレッド管理部5に対して子スレッド生成要求を行なう。スレッド管理部5が子スレッド生成要求を受け付けると、そのスレッド実行部6で実行しているスレッドが、既に子スレッドを生成したか否かを調べる。これは、子スレッド実行部エントリ番号12の内容を調べることによって行なわれる。ここで、スレッドを既に生成していれば、スレッド生成を行うことなく、エラーを表すエラー信号をスレッド実行部6に返信する。スレッドを生成していない場合には、次に、フリー状態のスレッド実行部6が存在するか否かを調べる。これは、スレッド状態エントリ10の内容を調べることによって行なわれる。ここで、フリー状態のスレッド実行部6が存在しない場合には、現時点でのスレッド生成は物理的に不可能となるので、スレッド生成不可能を表す情報を、スレッド生成を要求したスレッド実行部6に返す。このスレッド実行部6は、他のスレッド実行部6がフリー状態になるまで待たされるか、OSなどのシステムソフトウェアによってメモリなどに、子スレッド起動のための情報を退避するなどの処理が必要である。

【0033】もし、待たされる場合には、他のスレッド実行部6がフリー状態になることは、スレッド実行部6から一定間隔で問い合わせたり、スレッド管理部5が、以前要求のあったスレッド実行部6の番号を記憶しておき、他のスレッド実行部6がスレッド終了した時に、要求したスレッド実行部6に対してその情報を伝えるなどの方法によって行なうことが可能である。また、メモリ

上に子スレッド起動情報を退避した場合は、フリー状態のスレッド実行部6が生じた際に、その情報からシステムソフトウェアによって新たに子スレッドを生成することになる。

【0034】さて、フリー状態のスレッド実行部6が存在する場合には、まず、どのスレッド実行部6に子スレッドを実行させるか決定する。次に、スレッド管理テーブル9を更新する。まず、新たに子スレッドを実行するスレッド実行部6のスレッド状態エントリ10をフリー状態からビジー状態に変更し、親スレッド実行部番号エントリ11をスレッド生成要求を行なったスレッド実行部6の番号に設定する。次に、このスレッド生成要求を行なったスレッド実行部6の子スレッド実行部番号エントリ12を設定する。次に、スレッド生成要求を行なったスレッド実行部6に子スレッド実行部6の番号を伝える。この情報を受けとったスレッド実行部6は、子スレッド実行部6に対してスレッド実行部間交信バス7を介して、子スレッドに引き継がれるデータやスレッドの開始アドレスなどを送信し、これによって子スレッドが実行されることになる。

【0035】図6は、スレッドを終了する時のスレッド管理シーケンサ8の動作アルゴリズムのフローチャートを示す。

【0036】図3、図4、及び図6を参照して、スレッドの終了は、スレッドの生成順序と同じ順序であることを保証する必要があるので、親スレッドが終了していない限り、終了することはできない。親スレッドの終了は、スレッド状態テーブル9の親スレッド実行部番号エントリ11が、クリアされているか否かで判断し、クリアされていない場合には、スレッド実行部6を待ち状態にさせる。クリアされている場合には、スレッド状態テーブル9の要求スレッド実行部6のスレッド状態テーブル10をフリー状態にし、子スレッド実行部番号エントリ12に示されるエントリの親スレッド実行部番号エントリ11をクリアする。その後、要求スレッド実行部6に対して、スレッド終了受理信号を返す。スレッド実行部6はこの受理信号を受けとった時点でスレッドを終了させる。

【0037】このように、本発明ではマルチスレッドの管理をソフトウェアによってではなくすべてハードウェア論理によって実現可能のため、スレッド管理オーバーヘッドが大幅に低減され、効率的なマルチスレッドの実行が可能になる。スレッド実行部6の数を上回るスレッドが生成された場合に、システムソフトウェアによってメモリにスレッド起動情報を退避する場合でも、退避されるスレッドは、上述したように1スレッドでフォーク1回と規定しているため、1スレッド分のみのメモリ領域だけ確保すれば十分である。

【0038】なお、図3に示される並列処理システムにおいて、単一のタスクをマルチスレッドに分割して実行

するだけであれば、スレッド状態テーブル9の親スレッド実行部番号エントリ11と子スレッド実行部番号エントリ12を省略して、もっとも古い親スレッドを示すエントリを追加することでも同様の機能をより簡単に実現できるが、本実施例の場合は、全く依存関係のない複数のタスクをスレッド実行部6で空間分割して、例えば、スレッド実行部#0(16a)及び#1(16b)は第1のタスク用、スレッド実行部#2(6c)及び#3(16d)は第2のタスク用としてマルチタスク・マルチスレッドで実行することも可能となる。

【0039】図7は、本発明の第3の実施例によるマルチスレッドの実行方法を実施するための実行装置のブロック図である。この本発明の第3の実施例は請求項3の発明を実施するためのものである。

【0040】図7の実行装置は4スレッド並列実行型プロセッサである。図7において、スレッド実行部#0(14a)、#1(14b)、#2(14c)、及び#3(14d)はそれぞれスレッド管理部#0(13a)、#1(13b)、#2(13c)、及び#3(13d)と接続されており、隣接するスレッド実行部14(添字削除)はスレッド実行部間交信バス15によって単一方向リング状に接続されている。また、隣接するスレッド管理部13(添字削除)は、スレッド実行部間交信バス15と同一の単一方向で親スレッド情報伝達線16によって接続されると共に、スレッド実行部間交信バス15と逆の単一方向の子スレッド情報伝達線17によって接続されている。このように各スレッド実行部14やスレッド管理部13はリング状に接続されているため、生成された新スレッドの供給はスレッド実行部間交信バス15の方向に隣接するスレッド実行部14のみに対してのみ可能である。

【0041】図8は、スレッド管理部#1(13b)の詳細を示す。以下にスレッド管理部#1(13b)の構造及び動作を説明するが、他のスレッド管理部#0(13a)、#2(13c)、及び#3(13d)も構造及び動作において同様である。スレッド管理部13bは、スレッド管理シーケンサ18とスレッド状態テーブル19とから構成されている。スレッド状態テーブル19はスレッド状態エントリ20、親スレッド識別エントリ21、親スレッド終了判定論理部22から構成される。

【0042】親スレッド情報伝達線16はシステム中に存在する最も古い親スレッド(最古親スレッド)が他のスレッド実行部14に存在するか否かを示す信号線であり、スレッド管理部#2(13c)への出力は、親スレッド識別エントリ21と親スレッド終了判定論理部22からの直接出力の論理和によって決定される。

【0043】図9は親スレッド終了判定論理部22の動作を説明するためのタイミングチャートである。図9において、(A)はスレッド管理部#0(13a)からの親スレッド情報伝達線16で、スレッド管理部#1(1

3b)に対して、他のスレッド実行部14に最古親スレッドが存在するか否かの信号を表す。(B)はスレッド管理シーケンサ18からのスレッド実行部#1(14b)へのスレッド終了通知信号を表す。(C)は論理和回路への直接出力信号を表す。(D)はスレッド状態テーブルの親スレッド識別エントリ21への出力を表す。

(E)は論理和回路の出力を表し、この値がスレッド管理部#2(13c)への親スレッド情報伝達線16の値となる。

10 【0044】初期状態は、最古親スレッドはスレッド実行部#0(14a)で実行されているとする。この時には、(A)及び(E)から、親スレッドが他に存在する(つまり親スレッドがスレッド実行部#1(14b)及び#2(14c)ではない)ということがスレッド実行部#1(14b)及び#2(14c)でわかる。サイクル1において最古親スレッドに対する実行をスレッド実行部#0(14a)が終了すると、サイクル2において、スレッド管理部#0(13a)は、(A)に示すように、スレッド管理部#1(13b)に対して、スレッド実行部#1(14b)が実行しているスレッドより古い親スレッドは存在しないと通知する。これを受けて、同時に、(D)に示すように、親スレッド識別エントリ21を親スレッドであるという状態を書き替える。また、1サイクル遅延のサイクル3において、(C)に示すように、論理和回路への直接出力をリセットする。これによって、スレッド管理部#2(13c)によって、(E)で示される親スレッド状態伝達線16の変化は生じない。

30 【0045】次に、スレッド実行部#1(14b)で実行されていたスレッドが終了する場合について説明する。図9では、サイクル5で(B)に示すスレッド終了通知信号がその情報を伝える。すると、次のサイクル6で(D)に示す親スレッド識別エントリ21を親スレッドではないという状態に書き替える。すると、(E)に示す親スレッド状態伝達線16は、(C)及び(D)に示す論理和なので、スレッド実行部#1(14b)より前には最古親スレッドが存在しないという情報となってスレッド管理部#2(13c)に伝えられる。これらによって、分散するスレッド管理部13に対してスレッド管理上必要な情報を提供する。

40 【0046】図10は図8のスレッド管理シーケンサ18のスレッド生成時の動作アルゴリズムを示し、図11は図8のスレッド管理シーケンサ18のスレッド終了時の動作アルゴリズムを示す。

【0047】図10及び図11の基本的なアルゴリズムは図5及び図6の場合と同じである。子スレッドの存在、及び子スレッド生成方向の隣接スレッドが最古の親スレッドであるかの情報は子スレッド情報伝達線17(図7及び図8)によって、スレッド管理シーケンサ18に伝えられる。

【0048】図8、図9、及び図10を参照して、スレッド管理部#1(13b)のスレッド管理シーケンサ18は、スレッド実行部#1(14b)からの子スレッド生成要求を受けると、まず子スレッド情報伝達線17の情報によって既に子にスレッドが生成されているか否かを調べる。ここで、スレッド管理部#1(13b)のスレッド管理シーケンサ18は、スレッドを既に生成していれば、スレッド生成を行なうことなく、エラーを表すエラー信号をスレッド実行部14bに返信する。スレッド管理部#1(13b)のスレッド管理シーケンサ18は、スレッドを生成していない場合には、隣接スレッド実行部#2(14c)が最古親スレッドを実行していないかを調べる。

【0049】ここで、スレッド管理部#1(13b)のスレッド管理シーケンサ18は、スレッド実行部#2(14c)が最古親スレッドを実行している場合には、現時点でのスレッド生成は物理的に不可能となるので、図5の場合と同様に、スレッド実行部#1(14b)に、スレッド生成が可能となるまでウェイトさせたり、或いはシステムソフトウェアによってメモリに子スレッド起動情報を退避させるために、スレッド生成不可能を表す情報をスレッド実行部#1(14b)に返し、後ほどスレッド実行部#2(14c)が2スレッド終了した場合に、スレッド実行部#1(14a)に対してその旨の情報を伝える。

【0050】スレッド管理部#1(13b)のスレッド管理シーケンサ18は、スレッド実行部#2(14c)がフリー状態であれば、スレッド管理部#1(13b)のスレッド状態エントリ20をフリー状態からビジー状態に変更し、スレッド実行部#1(14b)に要求受理信号を返す。この情報を受けとったスレッド生成部#1(14b)は、スレッド実行部#2(14c)に対してスレッド実行部間交信バス15を介して、子スレッドに引き継がれるデータやスレッドの開始アドレスなどを送信し、これによって子スレッドが起動されることになる。

【0051】図8、図9、及び図11を参照して、スレッド実行部#1(14b)のスレッド終了時のスレッド管理部#1(13b)のスレッド管理シーケンサ18の動作を説明する。スレッドの終了は、スレッドの生成順序と同じ順序であることを保証する必要があるので、親スレッドが終了していない限り、終了することはできない。親スレッドの終了は、親スレッド情報伝達線16によって伝達される。親スレッドが終了していない場合には、スレッド終了できるまでスレッド実行部#1(14b)を待ち状態にさせる。親スレッドが終了している場合(つまりスレッド実行部#1(14b)が実行しているスレッドが最古親スレッドである場合)には、図6と同様の手順で処理を行ない、スレッド実行部#1(14b)にスレッド終了許可を表すスレッド終了受理信号を

送信する。スレッド実行部#1(14b)はこれを受けとった時点でスレッドを終了させる。

【0052】なお、スレッド管理部#1(13b)のスレッド管理シーケンサ18は、隣接親スレッドが終了すると、スレッド状態テーブル(スレッド管理テーブル)19を更新し、親スレッド終了判定の出力をNoに遷移させるべく、親スレッド識別エントリ21をNoに変更する。

【0053】本発明によって、並列システム全体で共有するスレッド管理機構を用いずに、第1の実施例によるマルチスレッド実行方法が実現され、スレッド実行部の数を増やした場合にも、スレッド管理部が容易に構成可能である。

【0054】図12は、本発明の第4の実施例によるマルチスレッド実行方法を実施するための実行装置のブロック図である。この本発明の第4の実施例によるマルチスレッド実行方法は請求項4の発明を実施するためのものであり、並列処理システムに冗長性を持たせ、耐故障性を持たせたものである。

【0055】図12の実行装置は、図7の実行装置と同様に、スレッド管理部23a~23d、スレッド実行部24a~24d、スレッド実行部間交信バス25、親スレッド情報伝達線26、及び子スレッド情報伝達線27を有する。ここで、スレッド実行部間交信バス25は各スレッド実行部24(添字削除)をバイパスする拡張バスを有する。親スレッド情報伝達線26も、各スレッド管理部23(添字削除)をバイパスする拡張伝達線を有し、子スレッド情報伝達線27も、各スレッド管理部23をバイパスする拡張伝達線を有する。

【0056】もし、スレッド実行部24やスレッド管理部23に故障等の不都合が生じた際には、問題のスレッド実行部24やスレッド管理部23を拡張バスや拡張伝達線を用いてバイパスすることによって、スレッド実行部24は減じるものの、同一プログラムの実行が可能である。従って、本発明によって対故障性が必要な場合は並列処理システムにおいても、第1の実施例によるマルチスレッド実行方法が実現できる。

【0057】図13は、本発明の第5の実施例によるマルチスレッド実行方法を実施するための実行装置のブロック図である。この本発明の第5の実施例によるマルチスレッド実行方法は請求項5の発明を実施するためのものである。

【0058】図13の実行装置は、図3の実行装置と同様に、スレッド管理部28と、スレッド実行部#0(29a)~#3(29d)と、スレッド実行部間交信バス30とを有する。スレッド管理部28は、スレッド実行部#0(29a)~#3(29d)と接続されている。スレッド実行部#0(29a)~#3(29d)はスレッド実行部間交信バス30に共通に接続されている。

【0059】この実行装置は、更に、スレッド管理部2

15

8とスレッド実行部#0(29a)~#3(29d)とに接続されたスレッド情報退避バッファ31を有する。このスレッド情報退避バッファ31は、一つのスレッド実行部29(添字削除)が、残りのすべてのスレッド実行部29でスレッドを実行中の時に、最新子スレッドの生成命令を実行した場合、この子スレッド起動のために必要になるスレッド開始アドレス情報やデータを蓄えておくためのものである。

【0060】図14の実行装置は、図7の実行装置に対して、同様のスレッド情報退避バッファ37を追加したものである。この図14の実行装置は、図7の実行装置と同様に、スレッド管理部#0(32a)~#3(32d)と、スレッド実行部#0(33a)~#3(33d)と、スレッド実行部間交信バス34と、親スレッド情報伝達線35と、子スレッド情報伝達線36とを有する。スレッド情報退避バッファ37は、一つのスレッド実行部33(添字削除)が、残りのすべてのスレッド実行部33でスレッドを実行中の時に、最新子スレッドの生成命令を実行した場合、この子スレッド起動のために必要になるスレッド開始アドレス情報やデータを蓄えておくためのものである。

【0061】図15は図13及び図14の実行装置の動作を説明するためのタイミングチャートである。図15に示した動作は図2に示した動作と基本的には類似している。図15には、(E)で示されるスレッド情報退避バッファの状態が追加されている。(D)で示されるスレッド実行部#3がスレッド#3を実行しており、スレッド#3のスレッド生成命令を実行した時には、

(A)、(B)、及び(C)で示されるスレッド実行部#0、#1、及び#2ではそれぞれスレッド#0、#1、及び#2を実行中のため、フリー状態のスレッド実行部が存在しない。したがって、スレッド管理部28(或いは32)はスレッド退避バッファ31(或いは37)に、子スレッド起動情報を記憶させる。(D)のスレッド実行部#3はそのままスレッド#3の実行を継続する。

【0062】(A)で示されるスレッド実行部#0がスレッド#0の実行を終了すると、フリー状態になる。この時に、スレッド管理部28(或いは32)は、スレッド退避バッファ31(或いは37)から子スレッド起動情報を取り出し、(A)で示されるスレッド実行部#0にロードして、子スレッド、すなわちスレッド#4を起動する。

【0063】このように、本発明によってスレッド数が並列システムが有するスレッド実行部の数を上回る場合についても、完全にハードウェアによってスレッド管理が可能になる。第1の実施例による実行方法に従うことにより、スレッド退避バッファ31(或いは37)は、1スレッド分のスレッド起動情報を蓄える容量のみでよいから、現実的なスレッド管理が可能である。

16

【0064】図16は、本発明の第6の実施例によるマルチスレッド実行方法を説明するための図である。この本発明の第6の実施例によるマルチスレッド実行方法は請求項6の発明を実施するためのものであり、子スレッドの動作に関する属性を親スレッドの手続きによって指定するものである。

【0065】図16では属性指定の手続きを特殊命令によって行なう例を示している。スレッド#0(38a)は、スレッド生成命令39によって、子スレッド#1(38b)を生成する。この子スレッド#1(38b)を生成するスレッド生成命令39を実行する前に、子スレッドの属性を属性指定命令41によって例えばAに指定することによって、子スレッド#1(38b)はこの属性Aにしたがった動作を行なうことになる。属性の例としては、

- ・特定メモリアドレスへの参照制限
- ・特定資源へのアクセスの優先順位の設定
- ・特定命令の実行制限

などがあげられる。

【0066】この属性の解除も親スレッド#0が属性解除命令42を実行することによって行なわれる、なお、この属性は子スレッドがさらにフォークした時に引き継がれる/引き継がれないという指定も親スレッド#0から行なう。また、子スレッド#1からも自分の状態を得る部分(命令や特殊レジスタの参照)を用意することも可能である。なお図16において、40はスレッド終了命令である。

【0067】本発明によって、子スレッドの実行を制限したスレッド生成が可能になり、スレッドの記述性が向上し、問題の持っている並列をより利用できるようになる。

【0068】図17は、本発明の第7の実施例によるマルチスレッド実行方法を説明するための図である。この本発明の第7の実施例によるマルチスレッド実行方法は請求項7の発明を実施するためのものであり、親スレッドの実行状況を待たずに、子スレッドが実行を進めることを場合によって抑止するための発明である。

【0069】例えば、二次元配列の演算を行なう場合に、行方向の処理と列方向の処理を順に行なう必要が生じることがある。この際には、行方向の処理が終了した時点ですべてのスレッドの同期をとった上で列方向の処理を開始する必要がある。この場合、第1の実施例で示したマルチスレッドの実行方法の場合は、子スレッド側からは親スレッドすなわちループの本体の演算部分の終了を検出できない。そこで、本発明では親スレッドの終了を待ち合わせる手続きを追加する。図17においては、待ち合わせの手続きを、親スレッド待ち合わせ命令46という特殊命令によって行なう例を示している。なお、図17において、43はスレッド、44はスレッド生成命令、45はスレッド終了命令である。

【0070】図17において、スレッド#3において、親スレッド待ち合わせ命令46を実行すると、スレッド#2が終了するまで、スレッド#3は待ち合わせ状態となる。このことにより、ループの並列処理などにおいて同期をとることが可能になる。例えば、第1の実施例の説明の際に例示したプログラムにおいては、以下に示すように、0x40f060行にpwaitという特殊命令を挿入することによって、このことを実現をしている。

【0071】

```
40f040: fork    0x10 <0x40f050>
40f044: addu    r4, r14, r18
40f048: jal     0x40e99c <0x40e99c>
40f04c: term
40f050: addiu   r17, r17, 0x8
40f054: slti    r1, r17, 0x40
40f058: sll     r14, r17, 1
40f05c: bne     r1, r0, -0x20 <0x40f040>
40f060: pwait
```

本実施例では親スレッドの終了を待ち合わせたが、その他に親スレッドの数が命令で定めた数以下になるまで待ち合わせをする手続きや、親スレッドの実行があるアドレスに到達するまで待ち合わせる手続きを用意することも本発明の範囲内である。

【0072】図18及び図19は、本発明の第8の実施例によるマルチスレッド実行方法を説明するための図である。この本発明の第8の実施例によるマルチスレッド実行方法は請求項8の発明を実施するためのものであり、スレッド生成時機をより早めることによって、より多くの並列性を見い出すことを目的としている。即ち、この方法は、親スレッドの処理がある程度確定するまで子スレッドを確実に生成することがわからない場合には、投機的に子スレッドを生成して、その後の親スレッドの処理の進み方によって、仮に生成した子スレッドを確定させたり、取り消しさせたりする方法である。

【0073】図18は投機が成功する場合を、図19は投機が失敗する場合を示している。図18において、スレッド#0(47a)が、投機的スレッド生成命令49を実行すると、スレッド#1(47b)が生成され、仮実行状態でスレッド#1(47b)の実行が開始され、スレッド#0はスレッド仮生成状態となる。スレッド#1(47b)の仮実行状態でスレッド生成命令48が実行されると、それによって生成されるスレッド#2(47c)も、スレッド#1(47b)の仮実行属性を引き継ぎ、仮実行状態で実行される。スレッド#0(47a)が条件分岐命令53を実行後、この条件分岐によってスレッド生成の投機が正しいと確定すると、投機成功通知命令51を実行する。これによって、スレッド#1(47b)、スレッド#2(47c)の仮実行状態が解除され、スレッド#0(47a)はスレッド生成状態と

なる。

【0074】図19においても同様に実行されるが、条件分岐命令53が逆方向に分岐し、これによってスレッド生成の投機が不正であると確定する。この時、スレッド#0(47a)は投機失敗通知命令52を実行する。これによって、スレッド#1(47b)及びスレッド#2(47c)の実行は取り消される。この投機失敗通知命令52を実行することにより、スレッド#0(47a)はスレッド仮生成状態からスレッド未生成状態に戻り、再びスレッド生成命令48を実行することが可能になる。

【0075】なお図18及び図19において、50はスレッド終了命令である。

【0076】図19のように投機的なスレッド生成に失敗した時には、投機的な実行による副作用が並列システムで生じないようにする必要がある。そのために共有メモリなどへの書き込みは抑制する必要がある。従って、図20に示すようにスレッド実行部54の中に、プロセッシングユニット55、キャッシュメモリ57の他に、仮実行待機中はキャッシュメモリ57や、共有メモリ58の更新を抑止するための仮実行用バッファ装置56が必要となる。

【0077】このようなマルチスレッドの実行方法は、例えば、以下のような誤差が収束するまで反復するようなループの演算を行なった際に有効となる。

【0078】

```
while (誤差が収束していない) {
    演算;
    誤差計算;
}
```

この場合、演算を行なった時点で子スレッドを投機的に生成し、次の演算を行なわせつつ、誤差計算結果が収束条件を満たしている場合には、次の演算を実行しているスレッドを取り消すということが、本マルチスレッド実行方法で実現可能である。

【0079】図21は本発明の第9の実施例によるマルチスレッド実行方法を説明するための図である。この本発明の第9の実施例によるマルチスレッド実行方法は請求項9の発明を実施するためのものであり、上述した第6の実施例で示したマルチスレッドの実行方法を実現すべく、上述した第2の実施例のスレッド管理部(図4)を拡張したものである。第9の実施例では、引き継ぐ属性を上述した第8の実施例に示した投機属性として、説明する。

【0080】図21は、スレッド管理部内のスレッド状態テーブル59のブロック図である。このスレッド状態テーブル59は、図4のスレッド状態テーブル5と同様に、スレッド状態エントリ60と、親スレッド実行部番号エントリ61と、子スレッド実行部番号エントリ62とを有する。このスレッド状態テーブル59は、更に、

10

20

30

40

50

投機的なスレッド生成に対処するために子スレッド実行状態エントリ63を有する。子スレッド実行状態エントリ63は、親スレッドから見て子スレッドの状態をどのように設定しているかを示している。したがって、図21の例では、スレッド実行部#0の子スレッド実行状態エントリ63が投機状態にセットされているので、スレッド実行部#1、スレッド実行部#2で実行されているスレッドは仮実行状態で実行される。これは、図18に示すようにスレッド#0が投機的スレッド生成命令49を実行し、スレッド#1が通常のスレッド生成命令48を実行したことを示している。

【0081】この時、スレッド実行部#2の実行状態はスレッド実行部#0の子スレッド実行状態エントリ63とスレッド実行部#1の子スレッド実行状態エントリ63の論理和によって投機状態となる。スレッド実行部#0が投機成功通知命令51を実行した時点で、スレッド実行部#0の子スレッド実行状態エントリ63は確定実行状態となり、スレッド実行部#1及びスレッド実行部#2で実行しているスレッドは両者とも仮実行状態から確定実行状態に遷移する。

【0082】このように、本発明によってスレッド状態テーブル59によって集中的にスレッド管理を行ない、子スレッド以下は親スレッドの設定状態の論理和をとることによって、子スレッド以下の状態を容易に決定することが可能になる。

【0083】図22は本発明の第10の実施例によるマルチスレッド実行方法を説明するための図である。この本発明の第10の実施例によるマルチスレッド実行方法は請求項10の発明を実施するためのものであり、上述した第6の実施例で示したマルチスレッドの実行方法を実現すべく、上述した第3の実施例のスレッド管理部(図7及び図8)を拡張したものである。第10の実施例では、引き継ぐ属性を上述した第8の実施例に示した投機属性として、説明する。

【0084】図22は、スレッド管理部#1のブロック図である。このスレッド管理部#1は、図8のスレッド管理部#1と同様に、スレッド管理シーケンサ64と、スレッド状態テーブル65と、親スレッド情報伝達線70と、子スレッド情報伝達線71とを有する。スレッド状態テーブル65は、図8のスレッド状態テーブル19と同様に、スレッド状態エントリ66と、親スレッド識別エントリ67と、親スレッド終了判定論理部68とを有する。

【0085】図22のスレッド管理部#1は、更に、子スレッド状態設定情報伝達線72を有する。この子スレッド状態設定情報伝達線72は、親スレッド情報伝達線70と同一の方向の単方向の情報伝達線である。また、図22のスレッド管理部#1のスレッド状態テーブル65は、更に、子スレッド実行状態エントリ69を有する。

【0086】スレッド管理部#1において実行されるスレッドの状態はスレッド管理部#0からの子スレッド状態設定情報伝達線72の入力によって決定される。また、スレッド管理部#2への子スレッド状態設定情報伝達線72の出力は、自分が最古親スレッドであることが、親スレッド識別エントリ67で示されていない場合には、スレッド管理部#0からの子スレッド状態設定情報伝達線72の入力と子スレッド実行状態エントリ69の値の論理和によって生成される。自分が最古親スレッドであることが、親スレッド識別エントリ67で示されている場合には、子スレッド実行状態エントリ69の値がそのまま出力される。

【0087】図18及び図19で説明した投機的スレッド生成命令49で、子スレッドを生成した場合には、そのスレッド管理部の子スレッド実行状態エントリ69を投機状態にセットする。このことによって、本スレッド以降に生成されるスレッドはすべて仮実行状態になり、本スレッドが投機成功命令51を実行するまでこの仮状態が続くことになる。

【0088】本発明によって、第3の実施例の利点を活かしたまま、第8の実施例で示した投機的なスレッド生成が実現可能となる。

【0089】なお、上述した第9の実施例及び第10の実施例において、スレッド実行部にはスレッド実行を取り消す機能が必要である。また、投機失敗通知命令52(図19)によってスレッド実行が取り消された場合には、スレッド状態エントリ60(図21)及び66(図22)をフォーク後状態からフォーク前状態に戻す必要がある。また、本実施例では、第8の実施例の属性を継承することについて示したが、他の親スレッド属性を子スレッドに引く継ぐことも同様に可能である。

【0090】

【発明の効果】以上説明したように本発明によれば、スレッド生成、終了を順序つけ、スレッド生成を高々1回に規定することによって、スレッド管理の大幅な簡略化が可能となり、現実的なハードウェア規模でスレッド管理部のハードウェア化が可能となった。この結果、スレッド管理のコストが大幅に減少し、細粒度スレッドによる並列化に対しても大きな性能向上が期待できる。また、スレッドの生成を投機的に行なうことにより、問題の持つ並列性が限られる場合にも、性能向上が可能となった。

【図面の簡単な説明】

【図1】本発明の第1の実施例によるマルチスレッドの実行方法を説明するための図である。

【図2】図1のマルチスレッドの実行方法の動作を説明するためのタイミングチャートである。

【図3】本発明の第2の実施例によるマルチスレッドの実行方法を実施するための実行装置のブロック図である。

【図 4】図 3 の実行装置のスレッド管理部のブロック図である。

【図 5】図 4 のスレッド管理部のスレッド管理シーケンサのスレッド生成時の動作を説明するためのフローチャートである。

【図 6】図 4 のスレッド管理部のスレッド管理シーケンサのスレッド終了時の動作を説明するためのフローチャートである。

【図 7】本発明の第 3 の実施例によるマルチスレッドの実行方法を実施するための実行装置のブロック図である。

【図 8】図 7 の実行装置のスレッド管理部のブロック図である。

【図 9】図 8 のスレッド管理部の親スレッド終了判定論理部の動作を説明するためのタイミングチャートである。

【図 10】図 8 のスレッド管理シーケンサのスレッド生成時の動作を説明するためのフローチャートである。

【図 11】図 8 のスレッド管理シーケンサのスレッド終了時の動作を説明するためのフローチャートである。

【図 12】本発明の第 4 の実施例によるマルチスレッドの実行方法を実施するための実行装置のブロック図である。

【図 13】本発明の第 5 の実施例によるマルチスレッドの実行方法を実施するための実行装置のブロック図である。

【図 14】本発明の第 5 の実施例によるマルチスレッドの実行方法を実施するためのもう一つの実行装置のブロック図である。

【図 15】図 13 及び図 14 の実行装置の動作を説明するためのタイミングチャートである。

【図 16】本発明の第 6 の実施例によるマルチスレッドの実行方法を説明するための図である。

【図 17】本発明の第 7 の実施例によるマルチスレッドの実行方法を説明するための図である。

【図 18】本発明の第 8 の実施例によるマルチスレッドの実行方法の投機成功時の動作を説明するための図である。

【図 19】本発明の第 8 の実施例によるマルチスレッドの実行方法の投機失敗時の動作を説明するための図である。

【図 20】本発明の第 8 の実施例によるマルチスレッドの実行方法を実行する実行装置のスレッド実行部のブロック図である。

【図 21】本発明の第 9 の実施例によるマルチスレッドの実行方法を実行する実行装置ののスレッド状態テーブルのブロック図である。

【図 22】本発明の第 10 の実施例によるマルチスレッドの実行方法を実行する実行装置のスレッド管理部のブロック図である。

【図 23】従来のマルチスカラー・プロセッサのブロック図である。

【図 24】従来の SP SM アーキテクチャにおけるスレッド実行方法を説明するための図である。

【符号の説明】

- 2 スレッド生成命令
- 3 スレッド終了命令
- 4 データ依存関係
- 5 スレッド管理部
- 10 6 (添字削除) スレッド実行部
- 7 スレッド実行部間交信バス
- 8 スレッド管理シーケンサ
- 9 スレッド状態テーブル
- 10 スレッド状態エントリ
- 11 親スレッド実行部番号エントリ
- 12 子スレッド実行部番号エントリ
- 13 (添字削除) スレッド管理部
- 14 (添字削除) スレッド実行部
- 15 スレッド実行部間交信バス
- 16 親スレッド情報伝達線
- 17 子スレッド情報伝達線
- 18 スレッド管理シーケンサ
- 19 スレッド状態テーブル
- 20 スレッド状態エントリ
- 21 親スレッド識別エントリ
- 22 親スレッド終了判定論理部
- 23 (添字削除) スレッド管理部
- 24 (添字削除) スレッド実行部
- 25 スレッド実行部間交信バス
- 26 親スレッド情報伝達線
- 27 子スレッド情報伝達線
- 28 スレッド管理部
- 29 (添字削除) スレッド実行部
- 30 スレッド実行部間交信バス
- 31 スレッド情報回避バッファ
- 32 (添字削除) スレッド管理部
- 33 (添字削除) スレッド実行部
- 34 スレッド実行部間交信バス
- 35 親スレッド情報伝達線
- 36 子スレッド情報伝達線
- 37 スレッド情報回避バッファ
- 39 スレッド生成命令
- 40 スレッド終了命令
- 41 属性指定命令
- 42 属性解除命令
- 44 スレッド生成命令
- 45 スレッド終了命令
- 46 親スレッド待ち合わせ命令
- 48 スレッド生成命令
- 50 49 投機的スレッド生成命令

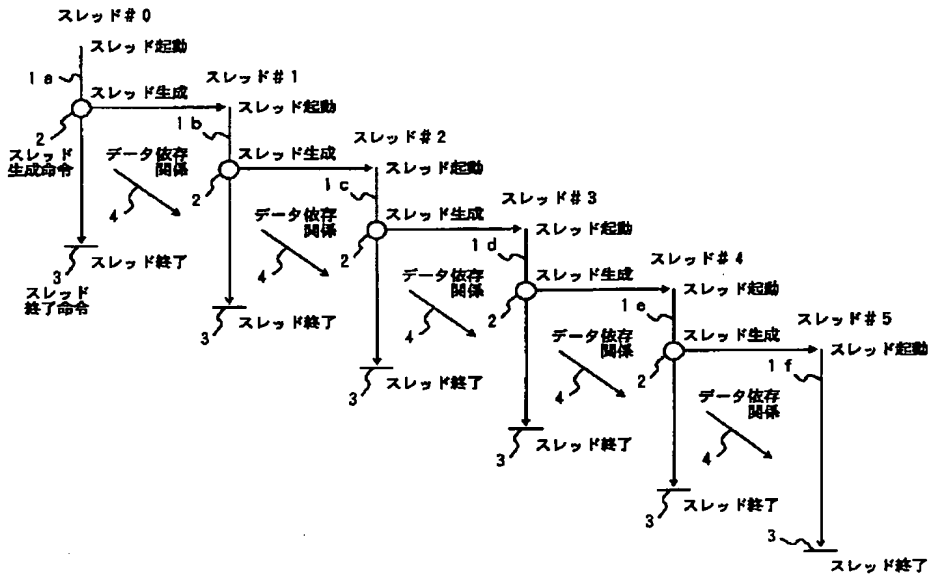
23

50 スレッド終了命令
 51 投機成功通知命令
 52 投機失敗通知命令
 53 条件分岐命令
 59 スレッド状態テーブル
 60 スレッド状態エントリ
 61 親スレッド実行部番号エントリ
 62 子スレッド実行部番号エントリ
 63 子スレッド実行状態エントリ

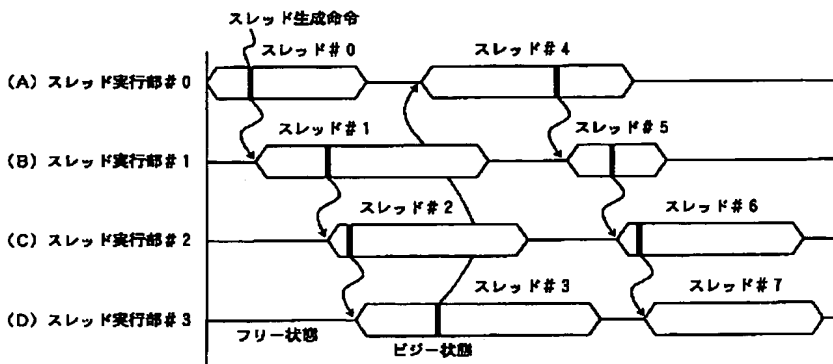
24

64 スレッド管理シーケンサ
 65 スレッド状態テーブル
 66 スレッド状態エントリ
 67 親スレッド識別エントリ
 68 親スレッド終了判定論理部
 69 子スレッド実行状態エントリ
 70 親スレッド情報伝達線
 71 子スレッド情報伝達線
 72 子スレッド状態設定情報伝達線

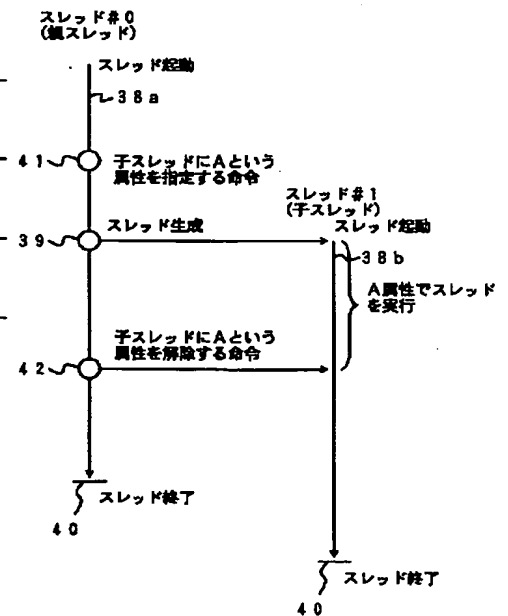
【図1】



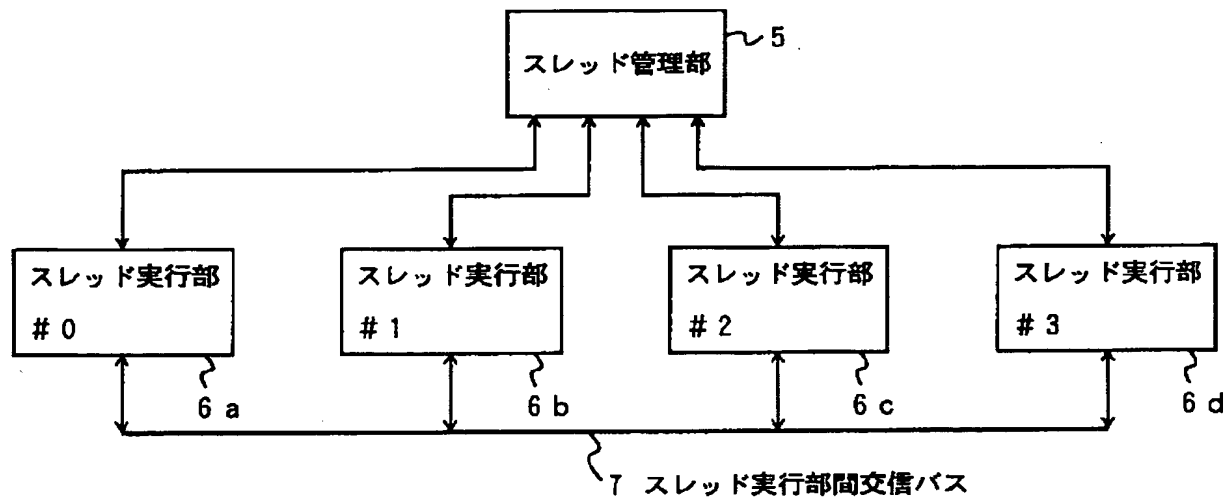
【図2】



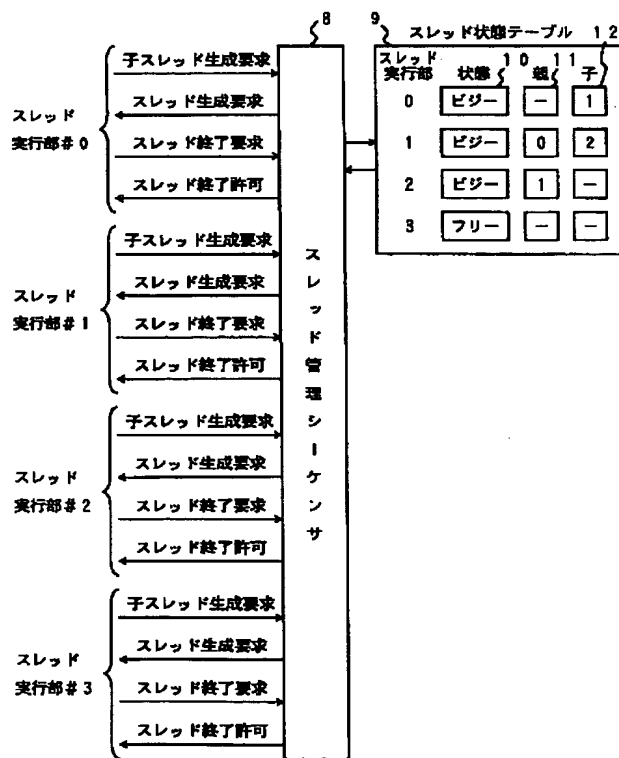
【図16】



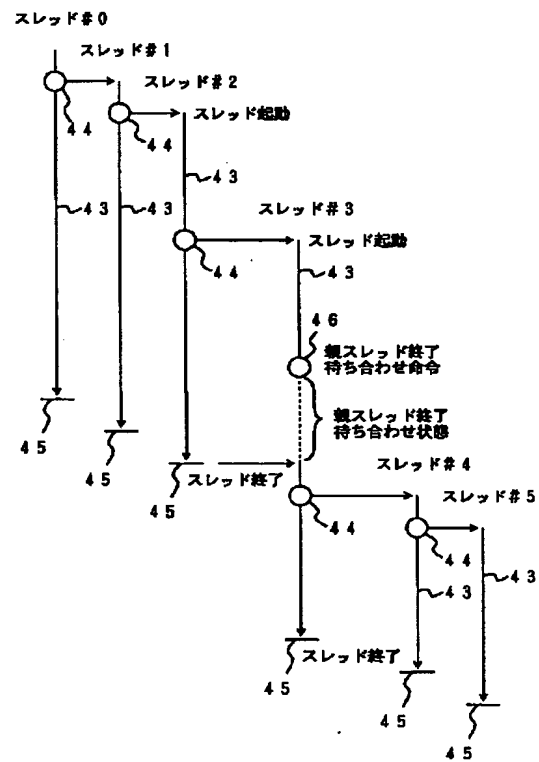
【図3】



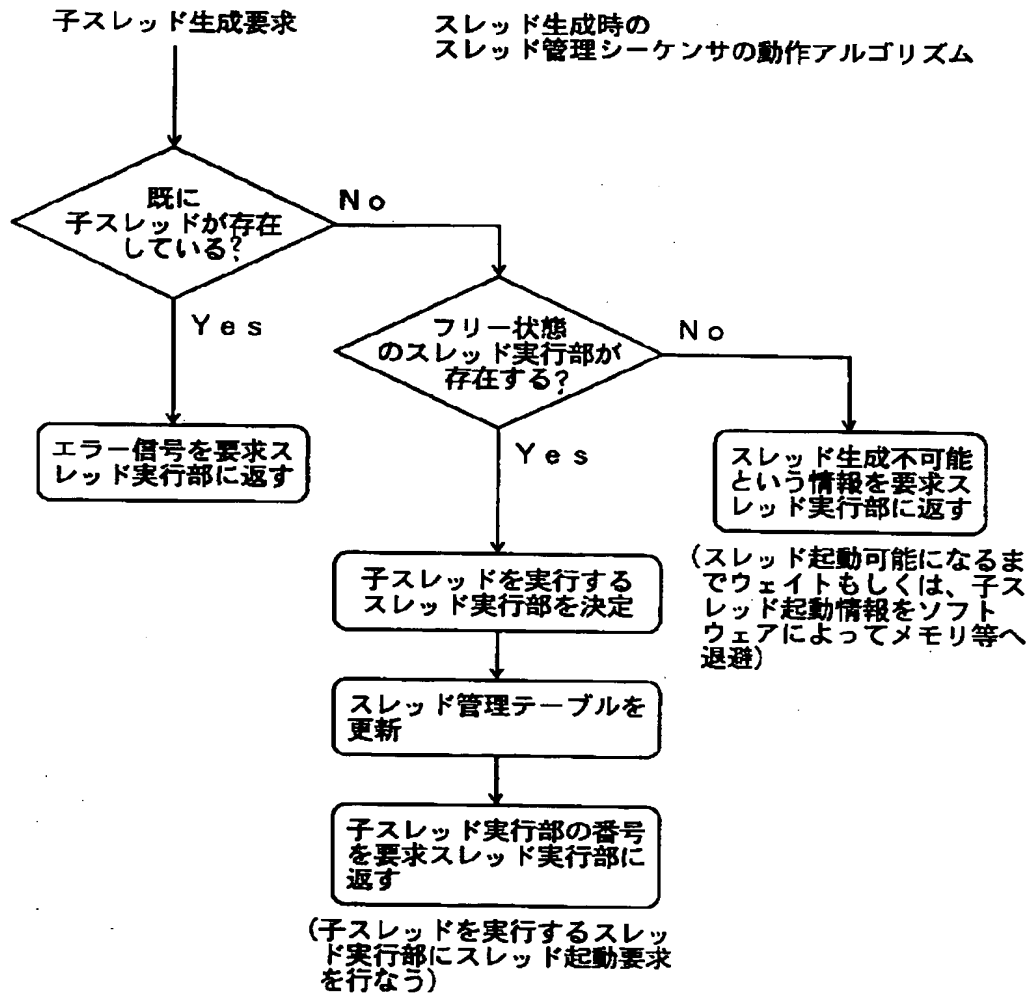
【図4】



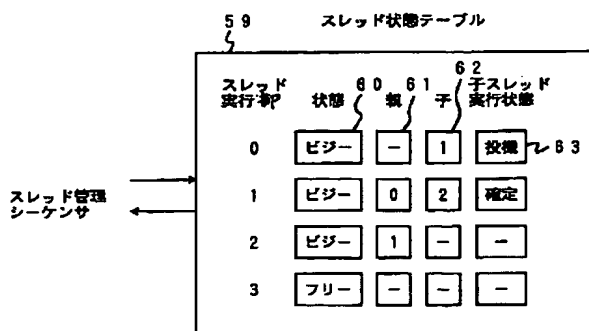
【図17】



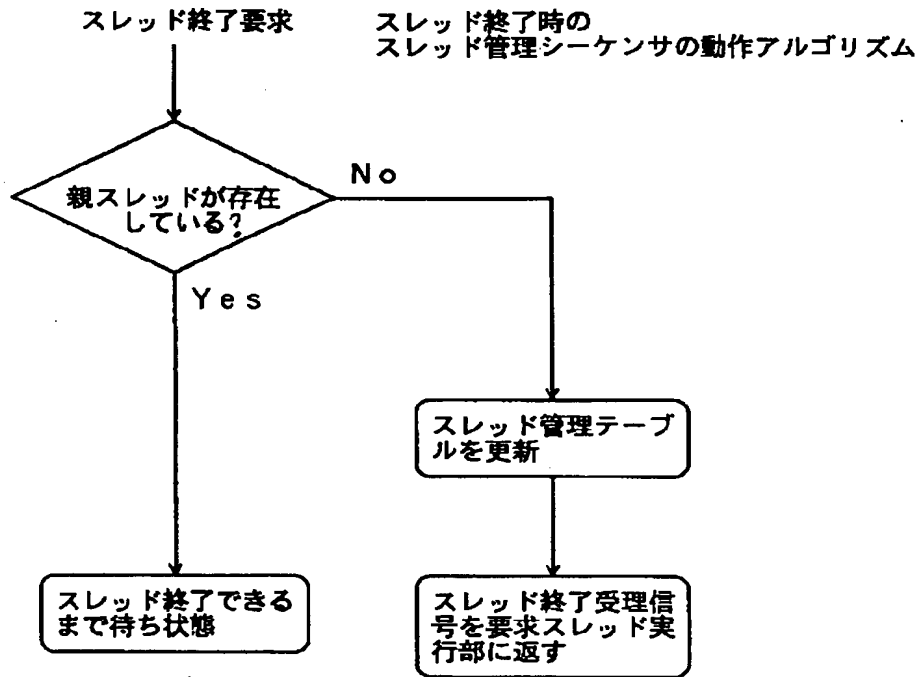
【図5】



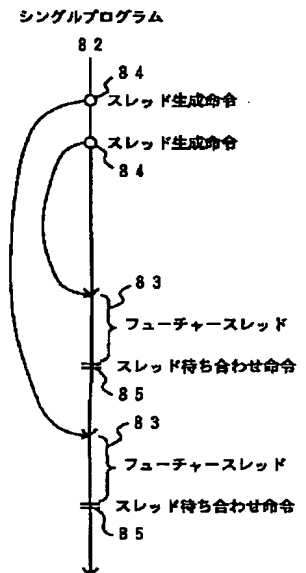
【図21】



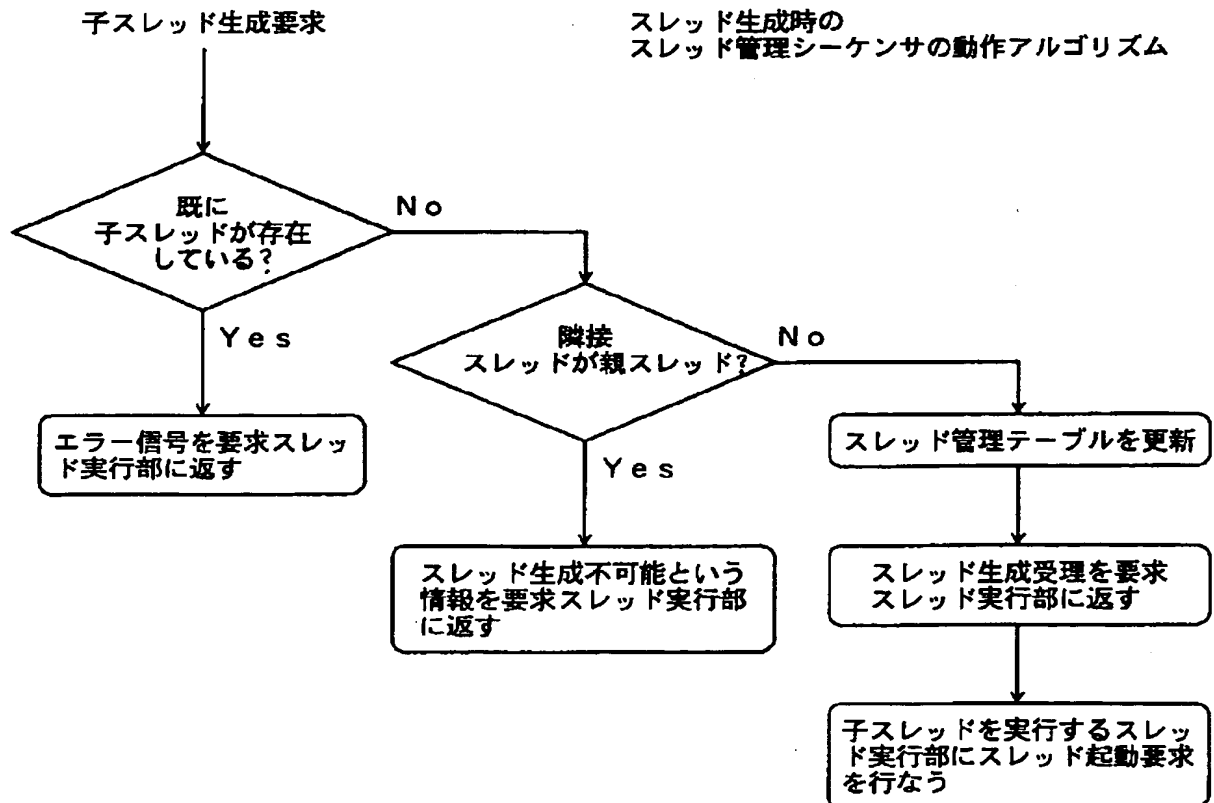
【図6】



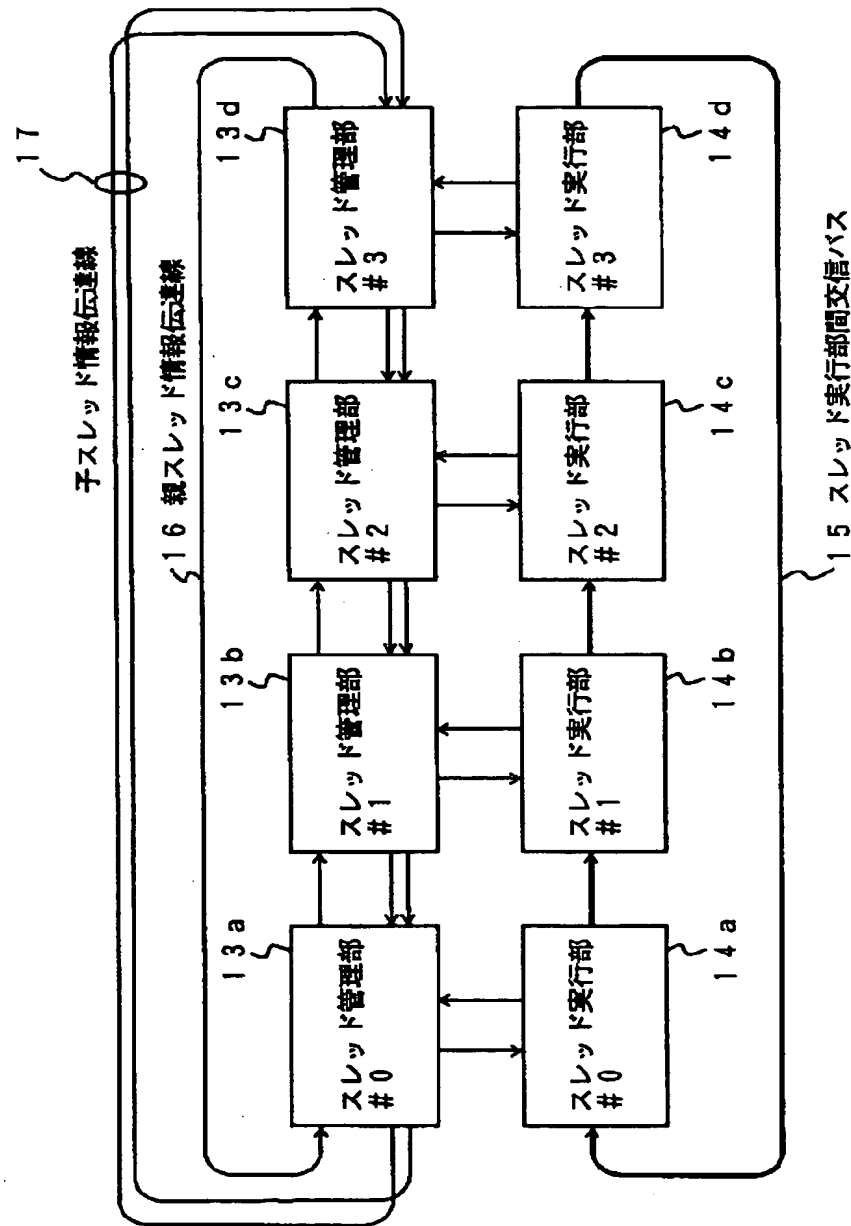
【図24】



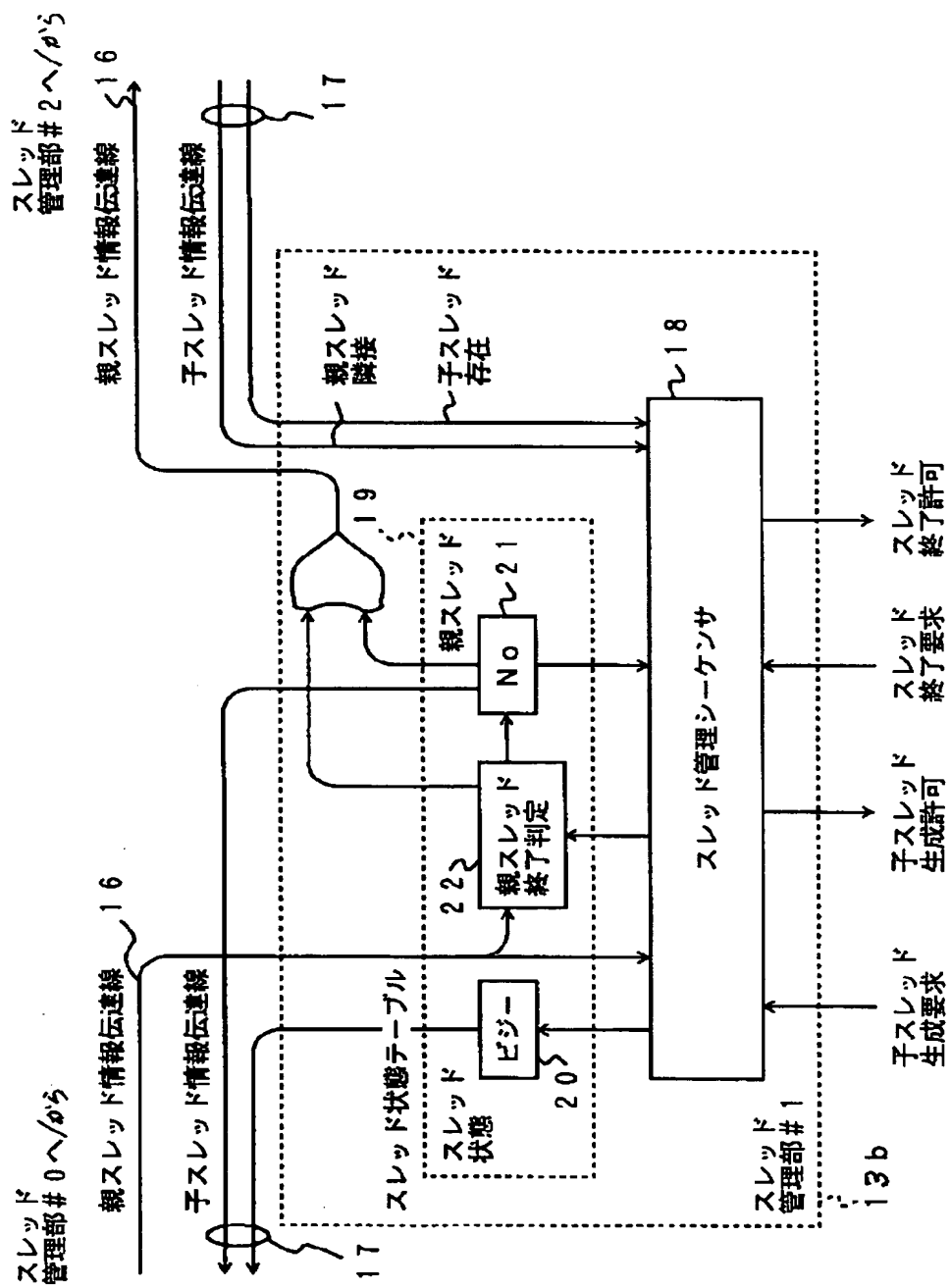
【図10】



【図7】

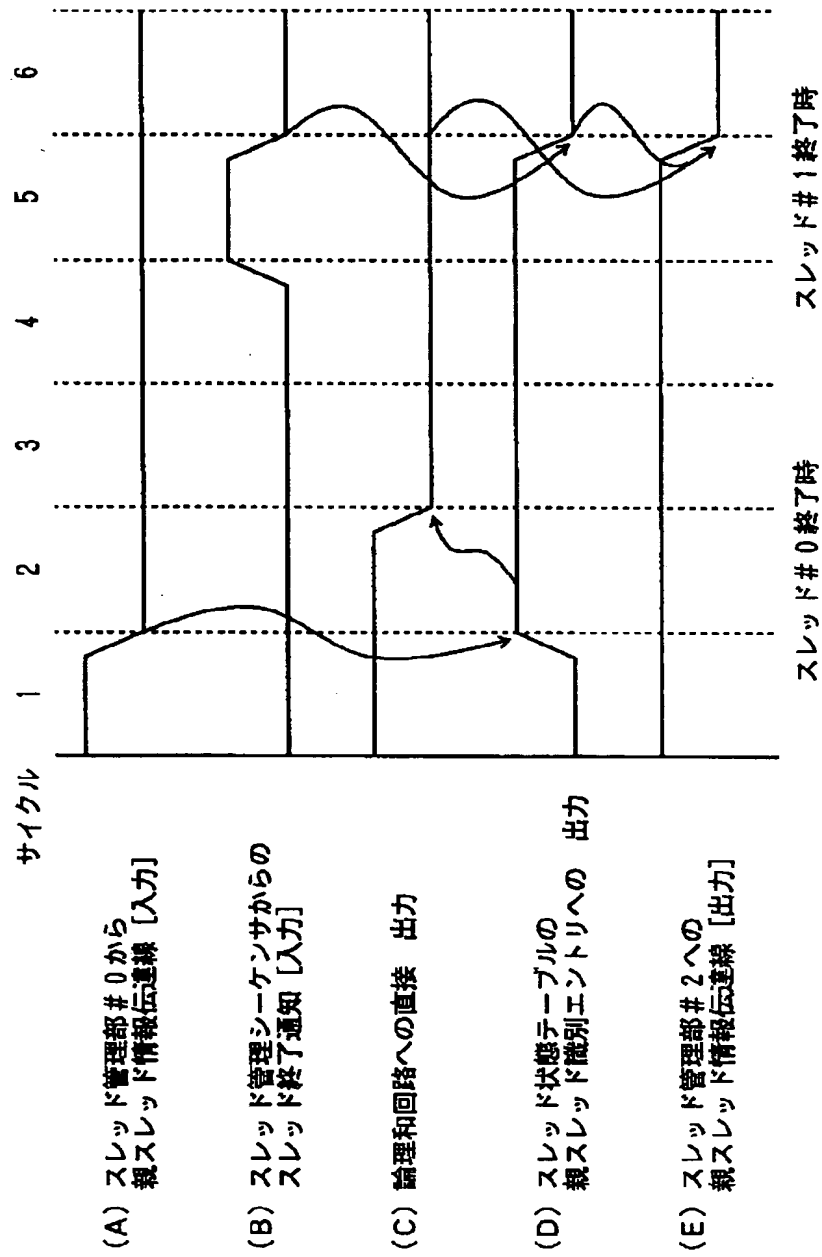


【图 8】

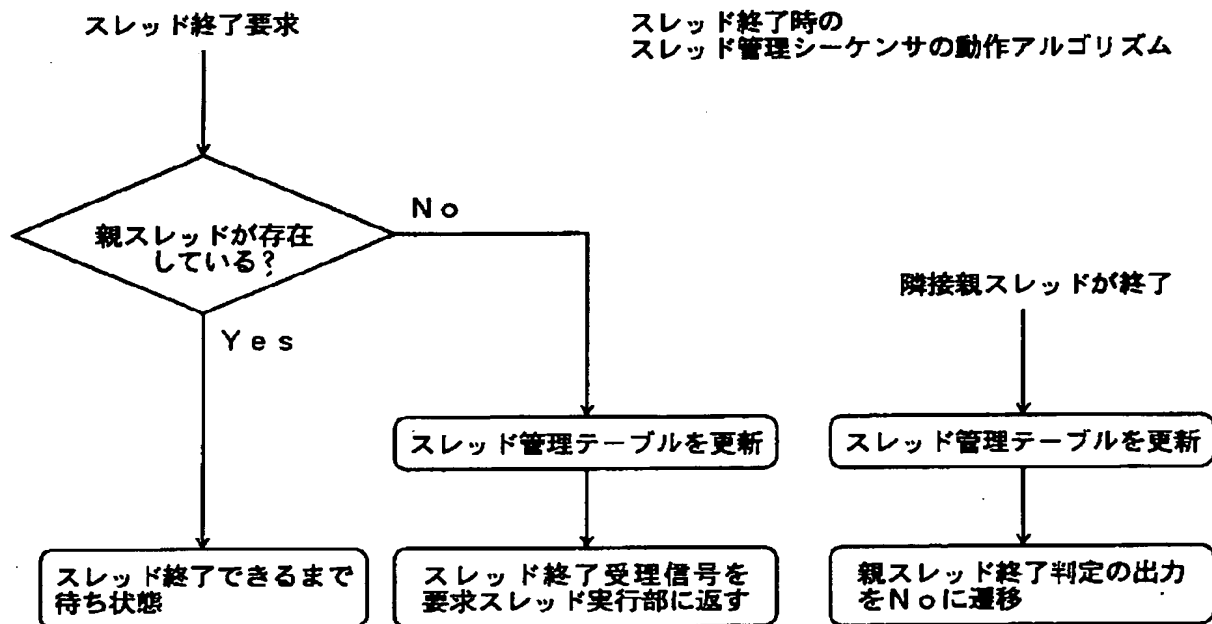


スレッド実行部#1へ/から

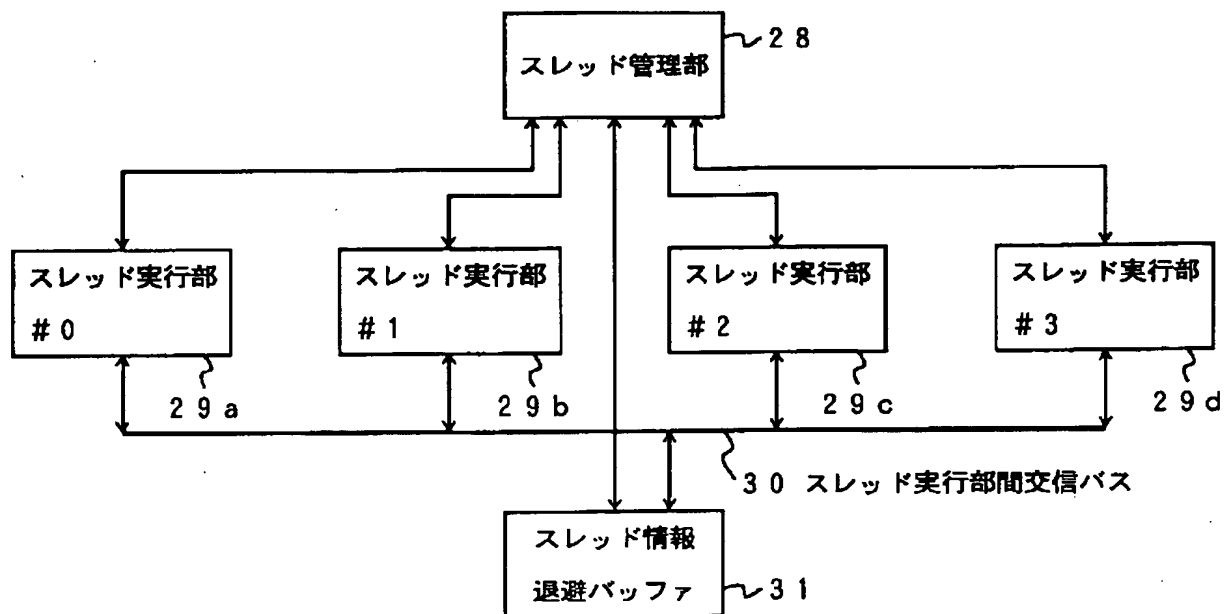
【図9】



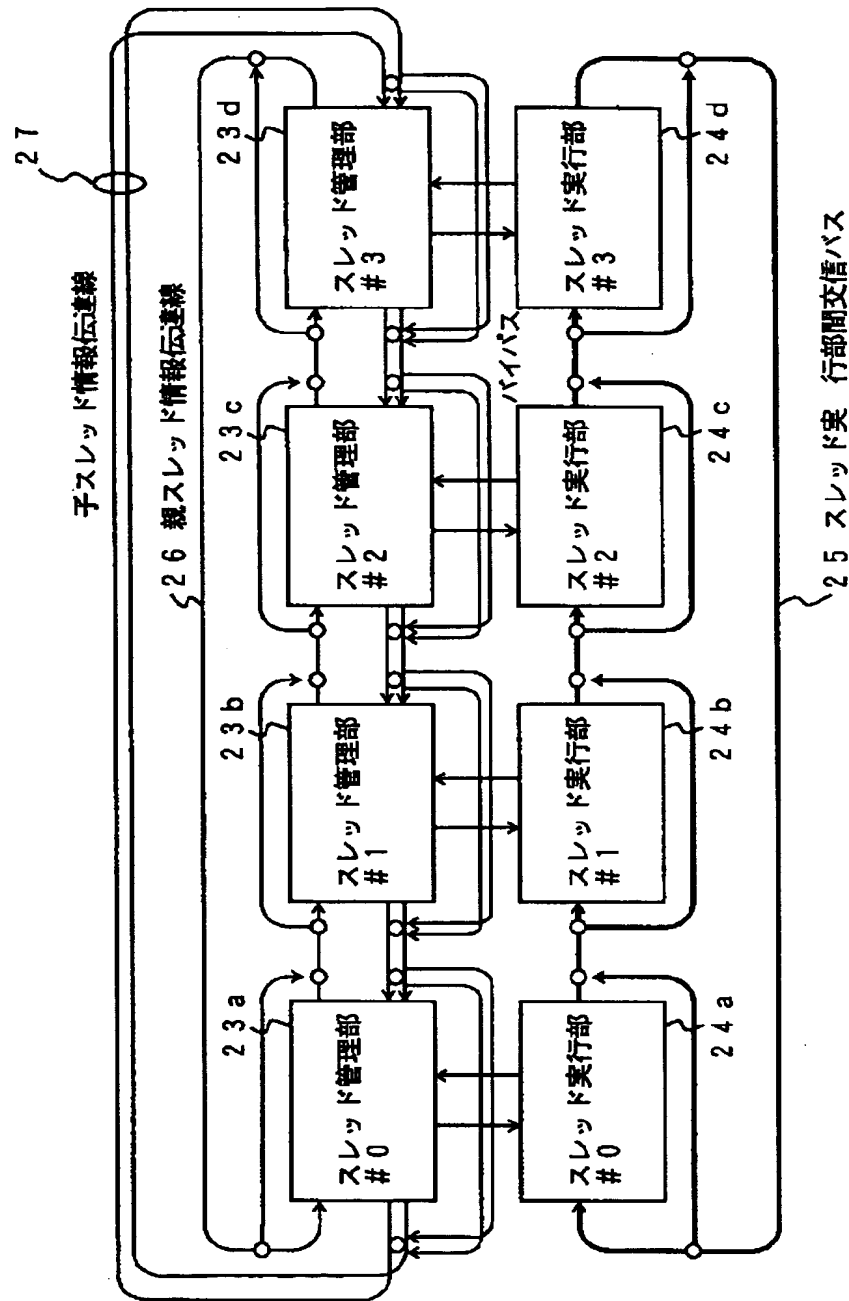
【図11】



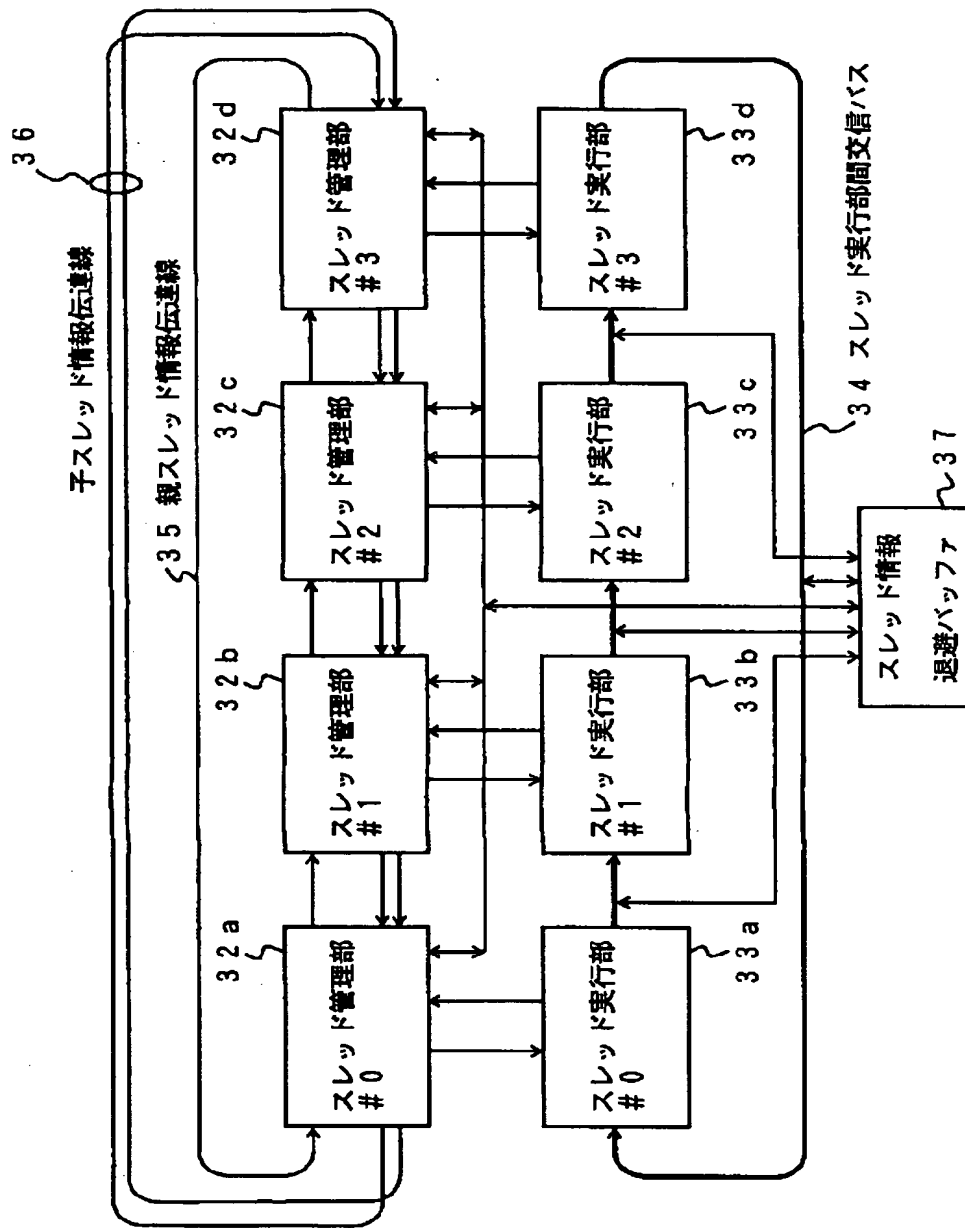
【図13】



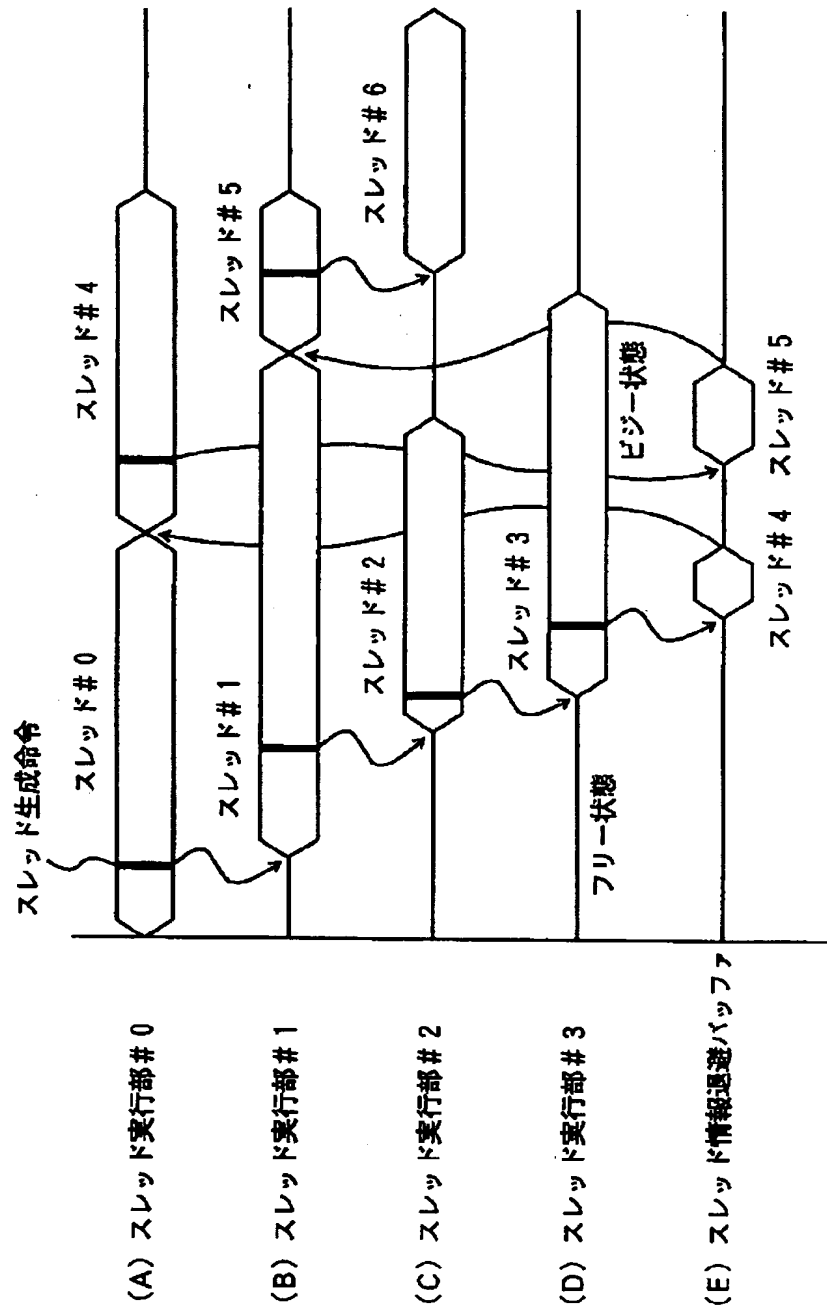
【図12】



【図14】

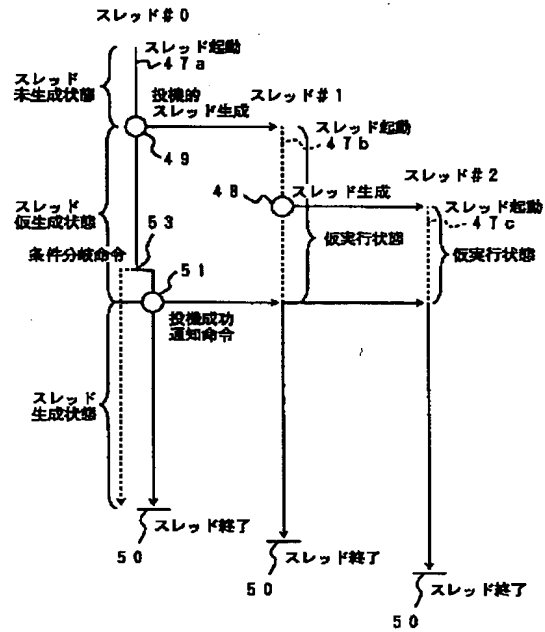


【図15】



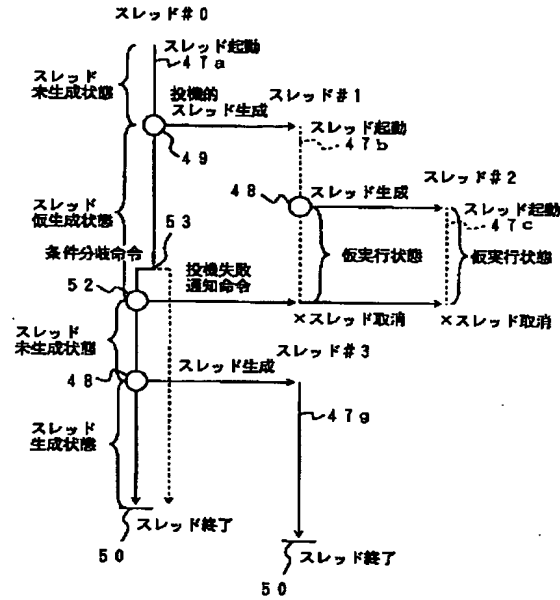
【図18】

投機が成功する場合



【図19】

投機が失敗する場合



【図20】

スレッド実行部

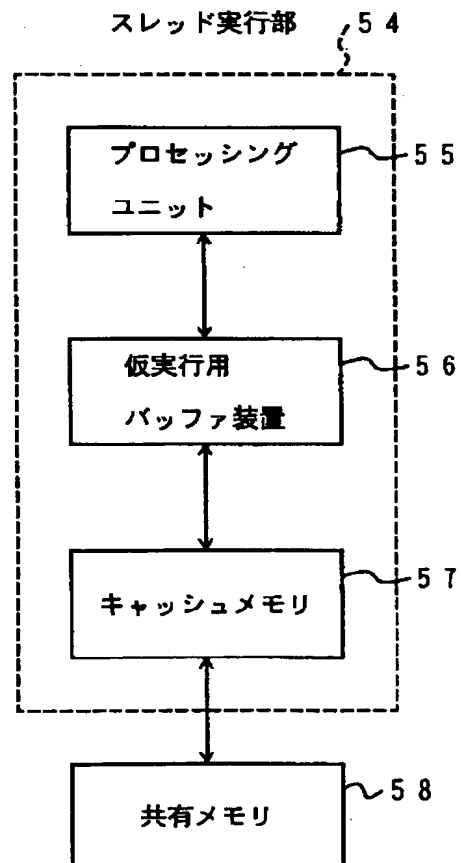


Figure 1 is a block diagram of the thread management system. It shows a central 'Thread Management Section' (スレッド管理シーケンサ) connected to 'Thread Management Unit #1' (スレッド管理部 #1) and 'Thread Management Unit #2' (スレッド管理部 #2). The units are connected via 'Parent Thread Information Transfer Line' (親スレッド情報伝達線) and 'Child Thread Information Transfer Line' (子スレッド情報伝達線). The units contain logic for thread creation, termination, and state management, including components like 'Thread State' (スレッド状態), 'Thread Termination' (スレッド終了), and 'Thread Creation' (スレッド作成).

【図23】

